



دانلود رایگان
نمونه سوالات
پیام نور
در سایت
پی ان یو اگزام

pnuexam.com



رشته های فنی مهندسی | علوم پایه | روانشناسی | مدیریت | حقوق



[pnuexam_com](https://t.me/pnuexam_com)

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱- پیاده سازی نمونه اولیه، به معنی است.

۱. طراحی انتزاعی
۲. تحقق یک طرح بصورت فیزیکی
۳. برطرف شدن اشکالات احتمالی
۴. رسم طرح شماتیک

۲- در کدام روش ساخت تراشه، هزینه و زمان ساخت از همه بیشتر است؟

۱. نیمه سفارشی
۲. تمام سفارشی
۳. استفاده از مدارات برنامه پذیر
۴. استفاده از قطعات استاندارد

۳- در نمودار Y، حرکت از نمایش ساختاری به سمت نمایش هندسی را گویند.

۱. سنتز
۲. تحلیل
۳. تولید
۴. استخراج

۴- بطور خودکار از روی تمثیل از طرح، تمثیل دیگری را ایجاد می کنند.

۱. ابزارهای سنتز
۲. شبیه سازها
۳. ابزارهای طراحی مدارات
۴. ابزارهای رسم شماتیک

۵- کدام نوع از حافظه های زیر، با تابش نور ماورای بنفش (UV) به مدت ۵ تا ۱۵ دقیقه پاک می شود.

۱. PROM
۲. EEPROM
۳. ROM
۴. EPROM

۶- ارزان ترین و کوچکترین قطعه برنامه پذیر است که نوعاً می تواند جایگزین حداکثر ۲۰۰ بیت NAND از نوع TTL یا ۴۰۰۰ تا از نوع CMOS گردد.

۱. SPLD
۲. CPLD
۳. EPLD
۴. PEEL

۷- در ساخت PLA با فناوری دوقطبی بجای یک صفحه AND و یک صفحه OR، دو صفحه وجود دارد.

۱. NOR
۲. XOR
۳. NAND
۴. XNOR

۸- کدام بخش در یک برنامه VHDL، رابطه بین سیگنال های ورودی و خروجی را بیان می کند.

۱. Entity
۲. Architecture
۳. VHD
۴. Input/Output

تعداد سوالات: تستی: ۲۴ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۹- دستور زیر، منجر به ایجاد چه شکل موجی خواهد شد.

`aa <= NOT aa AFTER 20 us WHEN NOW <=1000 us else '0'`

۱. یک شکل موج مربعی با تناوب ۲۰ میکروثانیه به مدت ۱۰۰۰ میکروثانیه
۲. یک شکل موج مربعی با تناوب ۴۰ میکروثانیه به مدت ۱۰۰۰ میکروثانیه
۳. یک شکل موج مربعی با تناوب ۱۰ میکروثانیه به مدت ۱۰۰۰ میکروثانیه
۴. یک شکل موج مربعی با تناوب ۲۰ میکروثانیه به مدت ۲۰۰۰ میکروثانیه

۱۰- وقتی می خواهیم از یک مدار توصیف شده، یک نمونه به صورت مؤلفه بسازیم، از چه کلمه کلیدی باید استفاده کنیم؟

۱. Entity ۲. Instance ۳. Component ۴. Port Map

۱۱- وقتی می خواهیم یک مدار را به صورت پارامتری تعریف کرده و سپس در هنگام ایجاد نمونه، مقدار پارامترها را تعیین کنیم از چه دستوری استفاده می کنیم.

۱. Parameter ۲. Template ۳. Pattern ۴. Generic

۱۲- برای مدل سازی ترتیبی از چه ساختاری در VHDL استفاده می شود؟

۱. پردازش (Process) ۲. ایجاد (Generate) ۳. ترتیب (Sequence) ۴. ترکیب (Combine)

۱۳- در چه صورت، دستورات داخل پردازش به صورت یک حلقه دائم تکرار می شود و برای توقف آن، کدام دستور بکار گرفته می شود.

۱. اگر لیست حساسیت وجود نداشته باشد، دستور break
۲. اگر لیست حساسیت دارای بیش از یک سیگنال باشد، دستور wait
۳. اگر لیست حساسیت وجود نداشته باشد، دستور wait
۴. اگر لیست حساسیت دارای بیش از یک سیگنال باشد، دستور break

۱۴- کدام دستور در داخل ساختار loop، باقیمانده دستورات داخل loop را رها کرده و به تکرار بعدی loop می رود.

۱. Continue ۲. break ۳. exit ۴. next

۱۵- برای بیان اینکه «هیچ عملی اتفاق نمی افتد» کدام دستور مورد استفاده قرار می گیرد؟

۱. NOP ۲. nothing ۳. null ۴. none

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۶- برای تعریف نوع جدید کاربر تعریف، که بتواند محدوده اعداد ۵۰- تا ۱۲۰+ را پوشش دهد، کدام تعریف درست است؟

۱. type custom is from -50 to +120

۲. type custom is range(-50,+120)

۳. type custom is range -50 to +120

۴. type custom is enum(-50,+120)

۱۷- تعاریف زیر را در نظر بگیرید:

`type MATRIX is array (integer range <>) of integer;`

`variable MATRIX8 : MATRIX (2 downto -8) :=`

`(3,1,8,14,9,5,6,7,2,25,0);`

آنگاه مقدار `MATRIX8 [0]` برابر است با:

۸ .۴

۱۴ .۳

۷ .۲

۶ .۱

۱۸- کدام گزینه در مورد تبدیل نوع، صحیح است؟

۱. تبدیل بین انواعی که اصالتاً از یک نوع هستند، امکان پذیر است.

۲. تبدیل بین انواع آرایه ای بشرط داشتن طول برابر و عناصر هم نوع (یا تبدیل پذیر) ممکن است.

۳. انواع شمارشی نمی توانند تبدیل شوند.

۴. همه موارد صحیح می باشند.

۱۹- تعریف آرایه زیر را در نظر بگیرید:

`type MYARR1 is array (-2 to 4) of integer;`

آنگاه مقداری که خصیصه `MYARR1 'high` برمی گرداند، برابر است با:

۶ .۴

۷ .۳

-۲ .۲

۴ .۱

۲۰- توضیح زیر، مربوط به کدام نوع از سوئیچ های مبتنی بر SRAM در FPGA ها است؟

«یک ترانزیستور که امکان اتصال دو رشته سیم متقاطع را فراهم می کند. در صورتی که ترانزیستور خاموش باشد، دو رشته

سیم (بدون اتصال به یکدیگر) از روی هم عبور کرده اند.»

۴. انتخاب کننده

۳. همه سویه

۲. نقطه شکست

۱. نقطه تقاطع

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

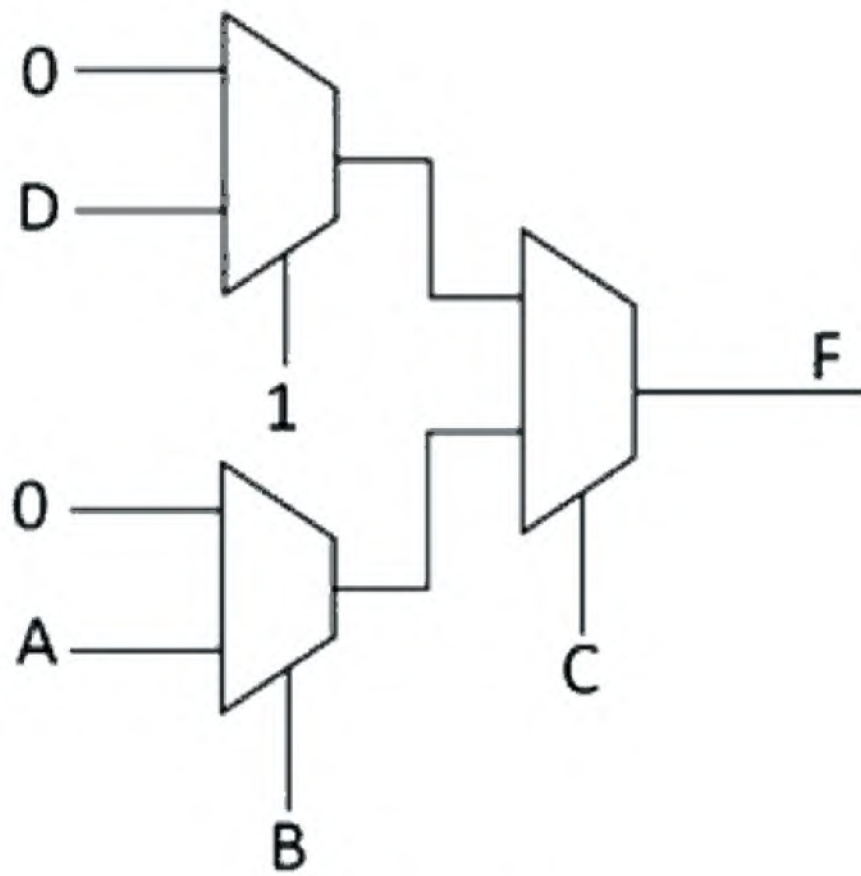
عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۱- تابع خروجی انتخاب کننده زیر برابر است با: (علامت ' به معنی نقیض است)



$$F(A, B, C, D) = C'D + ABC \quad ۲$$

$$F(A, B, C, D) = D + A'BC \quad ۱$$

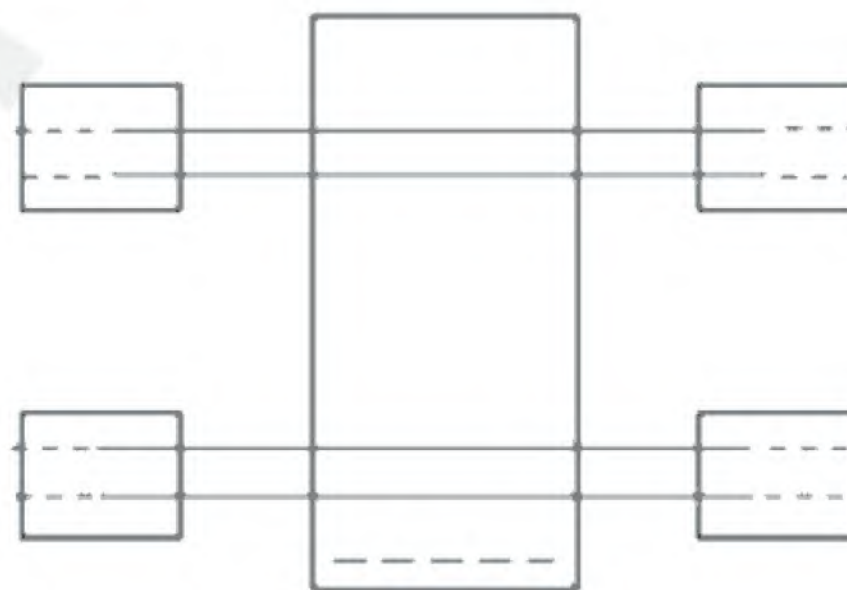
$$F(A, B, C, D) = DC + AC \quad ۴$$

$$F(A, B, C, D) = D'B + A'B \quad ۳$$

۲۲- کدام گزینه، صحیح است؟

۱. FPGAها نسبت به CPLDها تعداد بلوک، فلیپ فلاپ و گیت کمتری دارند.
۲. FPGAها عموماً مبتنی بر EEPROM می باشند ولی CPLDها عموماً مبتنی بر RAM می باشند.
۳. CPLDها دارای تأخیر انتشاری کمتری نسبت به FPGAها می باشند.
۴. CPLDها برای طراحی فوق العاده پیچیده بکار می روند در حالی که FPGAها نمی توانند در این طراحی ها بکار روند.

۲۳- ساختار زیر، مربوط به کدام نوع سازمان دهی بلوک های منطقی در FPGAها می باشد.



۴. آرایه متقارن

۳. ساختار سطری

۲. PLDسلسه مراتبی

۱. انبوه دروازه ها

۲۴- کدام یک، جزء شرکت های تولیدکننده FPGA نیست؟

۴. ACTEL

۳. QUARTUS

۲. ALTERA

۱. XILINX

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

- ۱- فناوری گیت شناور برای ساخت EPLD ها را به طور کامل توضیح دهید.
نمره ۱/۲۰
- ۲- شکل کلی دستور انتساب سیگنال انتخابی (WITH...SELECT...WHEN) را توضیح داده و یک مالتی پلکسر ۴ به ۱ را با استفاده از این ساختار به زبان VHDL پیاده سازی نمایید.
نمره ۱/۲۰
- ۳- یک طراحی سلسله مراتبی را برای یک مدار جمع کننده ۴ بیتی با استفاده از زبان VHDL ارائه دهید.
نمره ۱/۲۰
- ۴- روش های مختلف ساخت سوئیچ های برنامه پذیر را نام برده و دو مورد را به طور کامل، تشریح نمایید.
نمره ۱/۲۰
- ۵- یک ضرب کننده دوبیتی را با استفاده از زبان VHDL پیاده سازی نمایید.
نمره ۱/۲۰



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | ب | عادی |
| 2 | ب | عادی |
| 3 | ج | عادی |
| 4 | الف | عادی |
| 5 | د | عادی |
| 6 | الف | عادی |
| 7 | ج | عادی |
| 8 | ب | عادی |
| 9 | ب | عادی |
| 10 | ج | عادی |
| 11 | د | عادی |
| 12 | الف | عادی |
| 13 | ج | عادی |
| 14 | د | عادی |
| 15 | ج | عادی |
| 16 | ج | عادی |
| 17 | د | عادی |
| 18 | د | عادی |
| 19 | الف | عادی |
| 20 | الف | عادی |
| 21 | ب | عادی |
| 22 | ج | عادی |
| 23 | ب | عادی |
| 24 | ج | عادی |

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

۱- پاسخ در صفحه ۴۴ از فصل دوم منبع درسی.

۲- پاسخ در صفحه ۶۹ و ۷۰ از فصل ۳ منبع درسی.

۳- پاسخ در صفحه ۸۴ از فصل ۳ منبع درسی.

۴- پاسخ در صفحه ۲۷۷ از فصل ۶ منبع درسی.

۵- پاسخ در صفحه ۱۹۷ از فصل ۴ منبع درسی.

۱/۲۰ نمره

۱/۲۰ نمره

۱/۲۰ نمره

۱/۲۰ نمره

۱/۲۰ نمره

تعداد سوالات: تستی: ۲۴ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

- ۱- کدام گزینه بهترین روش برای تولید نمونه اولیه مدارهای دیجیتال است؟
۱. استفاده از قطعات برنامه پذیر (مانند FPGA)
 ۲. با استفاده از قطعات استاندارد
 ۳. روش تمام سفارشی Full custom
 ۴. روش نیمه سفارشی Semi custom
- ۲- توصیف زیر، مربوط به کدام شیوه تولید یک سیستم طراحی شده می باشد؟
«معمولاً برای مدارات با تعداد تولید زیاد، مقرون به صرفه است. این روش، هزینه و زمان زیادی می برد و برای ساخت نمونه اول، هزینه فوق العاده ای باید صرف شود.»
۱. استفاده از قطعات استاندارد
 ۲. تمام سفارشی
 ۳. روش نیمه سفارشی
 ۴. استفاده از قطعات برنامه پذیر
- ۳- در نمودار Y، انتقال طرح از حوزه رفتاری (در هر سطح) به همان سطح از حوزه ساختاری را گویند.
۱. تحلیل
 ۲. سنتز
 ۳. تولید
 ۴. پالایش
- ۴- کدام یک از موارد زیر صحیح است.
مورد اول: ظرفیت منطقی CPLD ها نسبت به SPLD ها بالاتر است.
مورد دوم: EPROM بطور خاص تنها یک بار قابل برنامه ریزی است.
مورد سوم: EEPROM بوسیله همان دستگاه پروگرامر و با سیگنال الکتریکی پاک می شود.
۱. فقط موارد اول و دوم
 ۲. فقط موارد اول و سوم
 ۳. فقط موارد دوم و سوم
 ۴. موارد اول و دوم و سوم
- ۵- فقط یک صفحه (سطح) قابل برنامه ریزی دارد، (تنها طبقه AND آن قابل برنامه ریزی و طبقه OR آن ثابت است).
۱. PAL
 ۲. PLA
 ۳. PROM
 ۴. EPROM
- ۶- کدام گزینه بزرگترین شرکت سازنده Fpga در جهان است؟
۱. Altra
 ۲. Actel
 ۳. Atmel
 ۴. Xilinx
- ۷- به طور کلی، به تراشه ای که امکان برنامه ریزی توسط کاربر را داشته باشد، گویند.
۱. سخت افزار
 ۲. سخت افزار نیمه سفارشی
 ۳. سخت افزار برنامه پذیر
 ۴. سخت افزار سفارشی

تعداد سوالات: تستی: ۲۴ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۸- کدام مورد جزو افزاره های منطقی قابل برنامه ریزی ساده (SPLD) است؟

۱. CPLD ۲. PAL ۳. FPGA ۴. MAX

۹- کدام نوع حافظه با تابش نور ماورای بنفش (UV) به مدت ۵ تا ۱۵ دقیقه پاک می شود.

۱. PROM ۲. EPROM ۳. EEPROM ۴. OTP

۱۰- در یک PLA اگر تعداد ورودی ۴ تعداد خروجی ۶ و تعداد گیت AND ۱۰ باشد، چه تعداد فیوز در سطح تراشه وجود دارد؟

۱. ۸۰ ۲. ۱۰۰ ۳. ۱۲۰ ۴. ۱۴۰

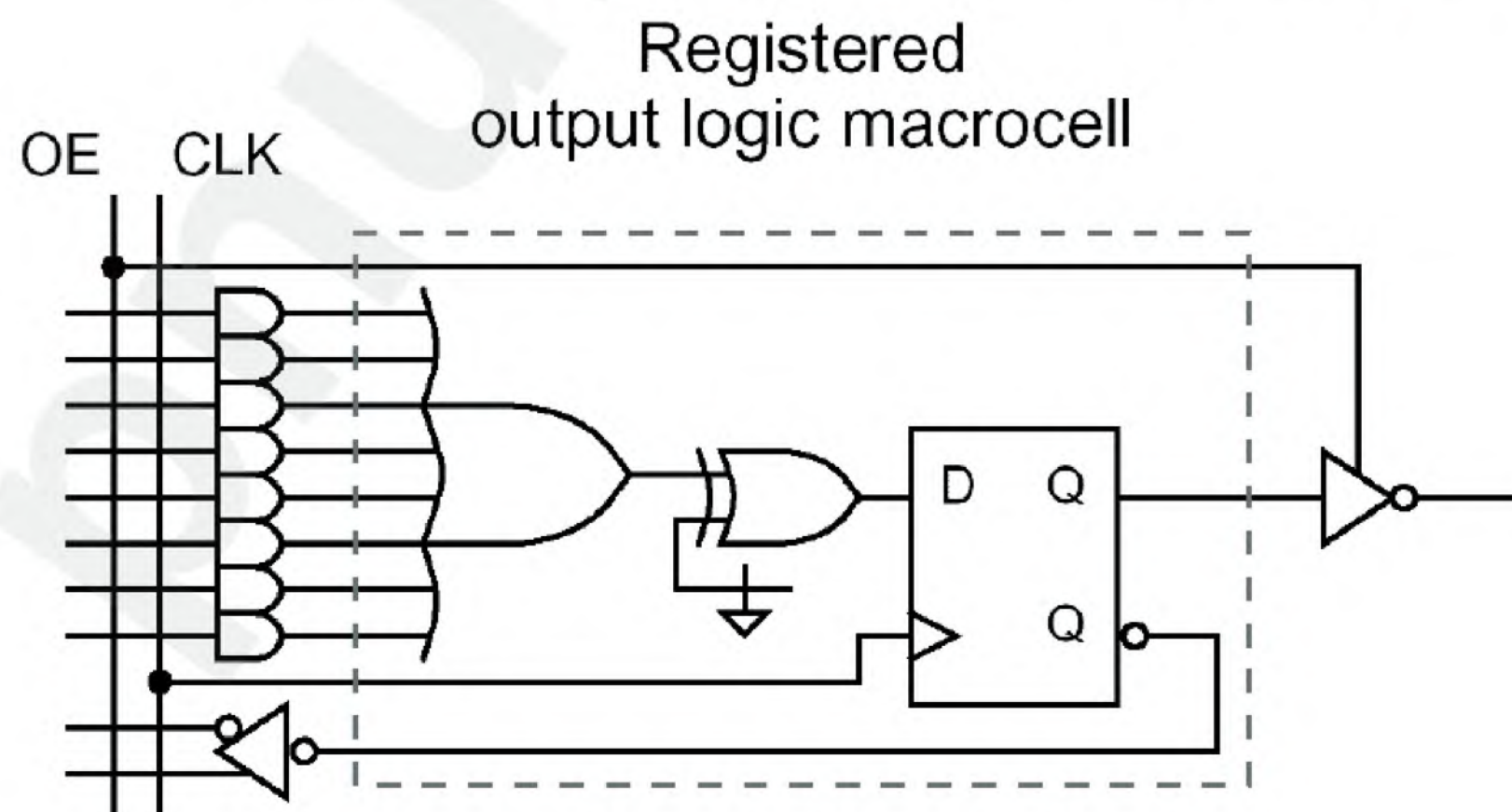
۱۱- PALهایی که المان حافظه ندارند، و PALهایی که خروجی ثابت شده دارند، نامیده می شوند.

۱. PAL ترکیبی - PAL ثابت
۲. PAL ترتیبی - PAL ترکیبی
۳. PAL فشرده - PAL ترکیبی
۴. PAL ترکیبی - PAL ترتیبی

۱۲- در کدام تکنولوژی مدار بصورت NAND-NAND پیاده سازی می شود؟

۱. PLD Bipolar ۲. PLD CMOS ۳. گیت شناور ۴. آنتی فیوز

۱۳- در شکل زیر در صورتی که فیوز پشت گیت XOR وصل باشد، این گیت چه نقشی دارد؟



۱. NOT ۲. AND ۳. OR ۴. بافر

تعداد سوالات: تستی: ۲۴ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۴- کدام نوع افزاره های منطقی از تکنولوژی گیت شناور استفاده می کنند و امکان پاک شدن پس از برنامه ریزی را دارا هستند؟

۱. CMOS PLD ۲. EPLD ۳. Bipolar PLD ۴. S-GAL

۱۵- در یک برنامه VHDL تعداد و نام سیگنالهای ورودی و خروجی در کدام قسمت معرفی می شوند؟

۱. Architecture ۲. Process ۳. Variables ۴. Entity

۱۶- توصیف زیر، مربوط به کدام نوع آرایش بلوک های منطقی برنامه پذیر در ساخت FPGAها می باشد.

«در این روش، بلوک های منطقی برنامه پذیر بصورت یک آرایه دوبعدی سازماندهی شده و خطوط اتصال بصورت افقی و عمودی از بین آنها عبور می کند و سوئیچ های برنامه پذیر امکان برقراری اتصال بین خطوط سیمی و بین بلوک ها و خطوط را فراهم می کند.»

۱. ساختار سطری ۲. آرایه متقارن ۳. آرایه نامتقارن ۴. انبوه دروازه ها

۱۷- کدام گزینه درست است.

۱. برخی از FPGAها بطور نامحدودی قابل پیکربندی هستند.
۲. استفاده از FPGA به عنوان جایگزین تعدادی تراشه SSI، اندازه بورد را افزایش می دهد.
۳. هزینه زیاد، عیب اصلی استفاده از FPGA در مقابل روش سنتی ساخت نمونه اولیه می باشد.
۴. مشکل اصلی ساخت ماشین های محاسباتی با استفاده از FPGA، سرعت پایین آنها (بدلیل عدم پشتیبانی از موازات) است.

۱۸- برنامه زیر توصیف از گیت است.

```
X <= A and (not B);
Y <= (not A) and B;
Z <= X or Y;
```

۱. رفتاری، XNOR ۲. ساختاری، XNOR ۳. ساختاری، XOR ۴. رفتاری، XOR

۱۹- در زبان VHDL، یک سیستم دیجیتال در بالاترین سطح شامل یک است.

۱. PORT ۲. ENTITY

۳. ARCHITECTURE ۴. BODY

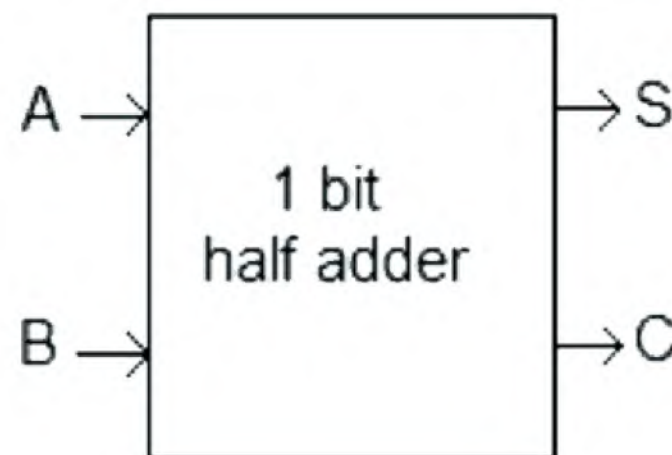
سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۰- فرض کنید بخواهیم یک نیم جمع کننده را به زبان VHDL توصیف کنیم. تعریف Entity آن که بتواند نمودار بلوکی شکل زیر را به درستی توصیف کند، کدام گزینه است.



۲. entity halfadder is
port (A , B : in bit ;
S , C : out bit);
end halfadder;

۴. entity halfadder is
port (A , B : inout bit ;
S , C : outin bit);
end halfadder;

۱. entity halfadder is
port (A , B : out bit ;
S , C : in bit);
end halfadder;

۳. entity halfadder is
port (A , S : in bit ;
B , C : out bit);
end halfadder;

۲۱- کدام یک از شناسه های زیر، به عنوان شناسه اصلی در VHDL معتبر نیست.

۴. X10

۳. gate_input

۲. Myind_

۱. Myind_1

۲۲- با تعریف زیر، یک نوع آرایه ای با ابعاد ایجاد می شود.

type MyNewType is array(std_ulogic,std_ulogic) of std_logic;

۴. 4×4

۳. 2×2

۲. 16×16

۱. 9×9



سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۲- برنامه VHDL زیر توصیف چه مداری است؟

Entity test is

```
Port ( data_in: in std_logic;
      clock: in std_logic;
      data_out: out std_logic);
```

end dff;

Architecture behv of test is

begin

```
process (data_in, clock)
```

```
begin
```

```
if (clock='1' and clock'event) then
```

```
data_out <= data_in;
```

```
end if;
```

```
end process;
```

end behv;

۱. فلیپ فلاپ T حساس به لبه بالا رونده
۲. فلیپ فلاپ D حساس به لبه بالا رونده
۳. فلیپ فلاپ JK حساس به لبه پایین رونده
۴. فلیپ فلاپ JK حساس به لبه بالا رونده

۲۴- کدام گزینه در مورد پردازنده ها (Process) در VHDL صحیح است؟

۱. می توان به طور همزمان هم لیست حساسیت داشت و هم دستور wait.
۲. اگر لیست حساسیت وجود نداشته باشد، بایستی از دستور wait استفاده نمود.
۳. می توان هیچ کدام از لیست حساسیت ها و دستور wait را نداشت.
۴. پردازنده، یک ساختار اساسی در مدلسازی ساختاری است.

سوالات تشریحی

- ۱- مزایای استفاده از مدارات برنامه پذیر را عنوان کنید. (ذکر حداقل ۶ مورد الزامی است). ۱/۲۰ نمره
- ۲- منطق آرایه ای عمومی (GAL) را به طور کامل توضیح دهید. ۱/۲۰ نمره
- ۳- تابعی بنویسید که بررسی کند آیا مقدار VALUE در بین دو محدوده min و max قرار دارد یا خیر. و مقدار را محدود شده به دو مقدار بالا و پایین برگرداند. ۱/۲۰ نمره
- ۴- انواع سوئیچ های برنامه پذیر مبتنی بر SRAM را نام برده و دو مورد را به طور کامل توضیح دهید. ۱/۲۰ نمره

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱/۲۰ نمره

۵- توصیف یک D فلیپ فلاپ با ورودی کلاک را، به زبان VHDL بنویسید.

pnueexam.com



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | الف | عادي |
| 2 | ب | عادي |
| 3 | ب | عادي |
| 4 | ب | عادي |
| 5 | الف | عادي |
| 6 | د | عادي |
| 7 | ج | عادي |
| 8 | ب | عادي |
| 9 | ب | عادي |
| 10 | د | عادي |
| 11 | د | عادي |
| 12 | الف | عادي |
| 13 | الف | عادي |
| 14 | ب | عادي |
| 15 | د | عادي |
| 16 | ب | عادي |
| 17 | الف | عادي |
| 18 | د | عادي |
| 19 | ب | عادي |
| 20 | ب | عادي |
| 21 | ب | عادي |
| 22 | الف | عادي |
| 23 | ب | عادي |
| 24 | ب | عادي |

تعداد سوالات: تستی: ۲۴ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

سوالات تشریحی

۱- پاسخ در صفحات ۲۷ الی ۲۹ از فصل اول منبع درسی.

۱/۲۰ نمره

۲- پاسخ در صفحه ۴۶ از فصل دوم منبع درسی.

۱/۲۰ نمره

۳- صفحه ۱۷۱ کتاب مرجع

۱/۲۰ نمره

۴- پاسخ در صفحه ۶۸ از فصل ۳ منبع درسی.

۱/۲۰ نمره

۵- ص ۱۹۴

۱/۲۰ نمره

سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱- کدام مورد از مزایای طراحی خودکار سیستمهای دیجیتال نیست؟

۱. درگیر شدن طراح با جزئیات طراحی
۲. افزایش سرعت عرضه به بازار
۳. امکان ارائه طرح های بزرگ (پیچیده)
۴. کاهش هزینه طراحی

۲- کدام روش برای تولید تعداد بسیار زیاد مقرون به صرفه تر است؟

۱. با استفاده از قطعات استاندارد
۲. روش نیمه سفارشی Semi custom
۳. تمام سفارشی Full custom
۴. با استفاده از قطعات برنامه پذیر (مثل FPGA)

۳- کدام مورد، بهترین روش برای تولید نمونه اولیه است؟

۱. تمام سفارشی Full custom
۲. با استفاده از قطعات برنامه پذیر (مثل FPGA)
۳. با استفاده از قطعات استاندارد
۴. روش نیمه سفارشی Semi custom

۴- نمایش طرح با استفاده از معادلات و عبارات بولی جزو کدام روش نمایش و در کدام سطح انتزاع است؟

۱. هندسی - سطح فیزیکی
۲. رفتاری - سطح فیزیکی
۳. ساختاری - سطح منطقی
۴. رفتاری - سطح منطقی

۵- کدام گزینه در نمایش ساختاری یک طرح در سطح معماری استفاده می شود؟

۱. الگوریتم
۲. تراشه ها
۳. پردازنده
۴. انتقال ثبات

۶- انتقال طرح از حوزه ساختاری به سمت نمایش هندسی در همان سطح چه نامیده می شود؟

۱. سنتز
۲. تولید
۳. تحلیل
۴. پالایش

۷- کدام مورد جزو افزاره های منطقی قابل برنامه ریزی ساده (SPLD) است؟

۱. CPLD
۲. PAL
۳. FPGA
۴. MAX

۸- در یک PLA با ۵ ورودی و ۴ خروجی و ۸ گیت AND، چه تعداد فیوز صفحه AND تراشه وجود دارد؟

۱. ۳۲
۲. ۴۰
۳. ۸۰
۴. ۱۱۲

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

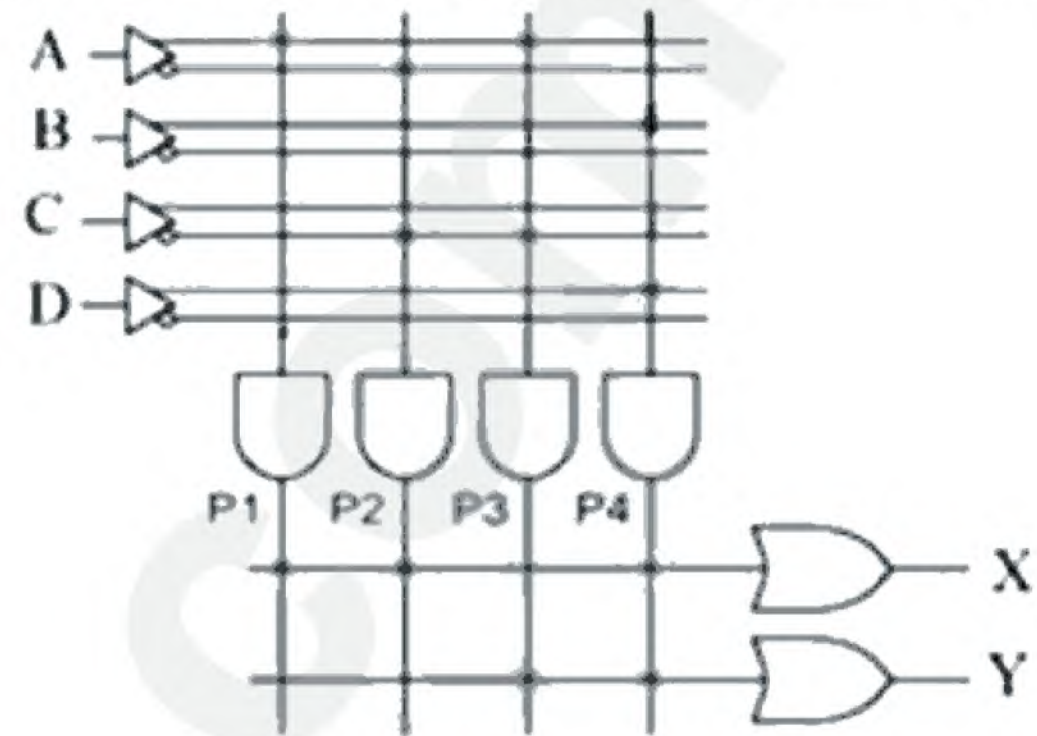
عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۹- در آرایه منطقی قابل برنامه ریزی (PLA) شکل زیر کدام گزینه خروجی صحیح را نشان می دهد.



۲. $X = A'C' + BD, Y = A + BD$

۱. $X = A'C' + BD, Y = AC' + BD$

۴. $X = A + A'C' + BD, Y = A + BD$

۳. $X = A + A'C' + BD, Y = AC' + BD$

۱۰- در مورد تراشه های آرایه منطقی برنامه پذیر PLA کدام مورد صحیح است؟

۱. هم طبقه AND و هم طبقه OR آنها قابل برنامه ریزی است.

۲. فقط طبقه OR آنها قابل برنامه ریزی است.

۳. فقط برای مدارهای ترتیبی مناسب هستند.

۴. فقط طبقه AND آنها قابل برنامه ریزی است.

۱۱- کدام گزینه در مورد تکنولوژی گیت شناور غلط می باشد؟

۱. هر ترانزیستور دارای دو گیت (شناور و غیر شناور) است.

۲. اعمال ولتاژ بالا به گیت غیر شناور یک شارژ منفی در گیت شناور ایجاد می کند.

۳. شارژ گیت شناور باعث روشن شدن ترانزیستور می شود.

۴. شارژ گیت شناور در معرض نور ماورای بنفش تخلیه می شود.

۱۲- در کدام تکنولوژی مدار بصورت NAND-NAND پیاده سازی می شود؟

۱. PLD Bipolar

۲. PLD CMOS

۳. گیت شناور

۴. آنتی فیوز

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۳- در یک توصیف VHDL قسمت Entity می باشد.

۱. رابطه بین سیگنال های ورودی و خروجی را مشخص می کند.
۲. برای معرفی سیگنال های ورودی و خروجی است.
۳. مشخص می کند ساختار مدار چگونه است.
۴. مشخص می کند عملکرد مدار بصورت رفتاری چگونه است.

۱۴- کدام گزینه نمی تواند به عنوان جهت یک سیگنال در قسمت port تعریف شود؟

۱. Inout ۲. In ۳. Wire ۴. Buffer

۱۵- برنامه VHDL زیر مربوط به توصیف چه مداری است و از چه نوع توصیفی استفاده می کند؟

```
ENTITY FA IS
PORT ( X, Y, Cin: IN BIT;
      S, Cout : OUT BIT );
END FA;
-----
ARCHITECTURE behav OF FA IS
Signal A: BIT;
BEGIN
A <= X xor Y;
S <= Cin xor A;
Cout <= (Cin AND A) OR (X AND Y);
END behav;
```

۱. نیم جمع کننده، توصیف رفتاری
۲. نیم جمع کننده، توصیف ساختاری
۳. تمام جمع کننده، توصیف ساختاری
۴. تمام جمع کننده، توصیف رفتاری

۱۶- مقدار 'X' در نوع STD_LOGIC نشان دهنده کدام نوع می باشد؟

۱. مقدار اولیه داده نشده ۲. مقدار نا شناخته ۳. امپدانس بالا ۴. صفر ضعیف

۱۷- دستور When در زبان VHDL چه کاربردی دارد؟

۱. انتساب سیگنال شرطی
۲. ایجاد حلقه در سیگنالها
۳. انتساب همروند سیگنال
۴. ایجاد تاخیر در سیگنالها

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۸- برنامه VHDL زیر مربوط به توصیف چه مداری می باشد؟

```
ENTITY M IS
PORT ( s, w0, w1 : IN std_logic;
      f : OUT std_logic );
END Mux21;
```

ARCHITECTURE behav OF M IS

BEGIN

f <= w0 WHEN s='0' ELSE w1;

END behav;

۱. نیم جمع کننده یک بیتی

۲. مالتی پلکسر ۲ به ۱

۳. انکدر ۲ به ۱

۴. دیکدر ۱ به ۲

۱۹- در زبان VHDL برای مدل کردن تاخیر گیتها از چه دستوری استفاده می شود؟

۱. Delay

۲. Elapsed time

۳. Transport

۴. AFTER

۲۰- دستور process در VHDL چه کاربردی دارد؟

۱. برای توصیف رفتاری با استفاده از جملات همروند

۲. برای توصیف رفتاری با استفاده از جملات ترتیبی

۳. برای توصیف ساختاری با استفاده از جملات همروند

۴. برای توصیف ساختاری با استفاده از جملات ترتیبی

۲۱- برای تولید مدارهای بالای ۵۰۰۰ گیت با حجم تولید زیر ۱۰۰۰۰ تراشه، کدام روش پیاده سازی باید انتخاب شود؟

۱. MPGA

۲. CPLD

۳. FPGA

۴. PALs anf PLAs

۲۲- کدام تکنولوژی اتصالی در حال اولیه اتصال باز است و وقتی برنامه ریزی می شود یک اتصال کوتاه با یک مقاومت کوچک می شود؟

۱. ترانزیستور مبتنی بر SRAM

۲. ترانزیستور مبتنی بر EEPROM

۳. فیوز

۴. آنتی فیوز

۲۳- در تراشه های شرکت Xilinx از کدام آرایش بلوک های منطقی استفاده می شود؟

۱. آرایه متقارن

۲. ساختار سطری

۳. انبوه دروازه ها Sea of gates

۴. PLD سلسله مراتبی

۲۴- کدام نوع سوئیچ مبتنی بر SRAM امکان اتصال یکی از دو رشته سیم را به رشته سیم سوم فراهم می کنند؟

۱. نقطه تقاطع

۲. انتخاب کننده

۳. نقطه شکست

۴. همه سویه

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۵- بلوکهای منطقی قابل پیکربندی (CLB) در تراشه های FPGA با چه نوع تکنولوژی برنامه ریزی می شوند؟

۱. آنتی فیوز

۲. فیوز

۳. ترانزیستور مبتنی بر SRAM

۴. ترانزیستور مبتنی بر EEPROM

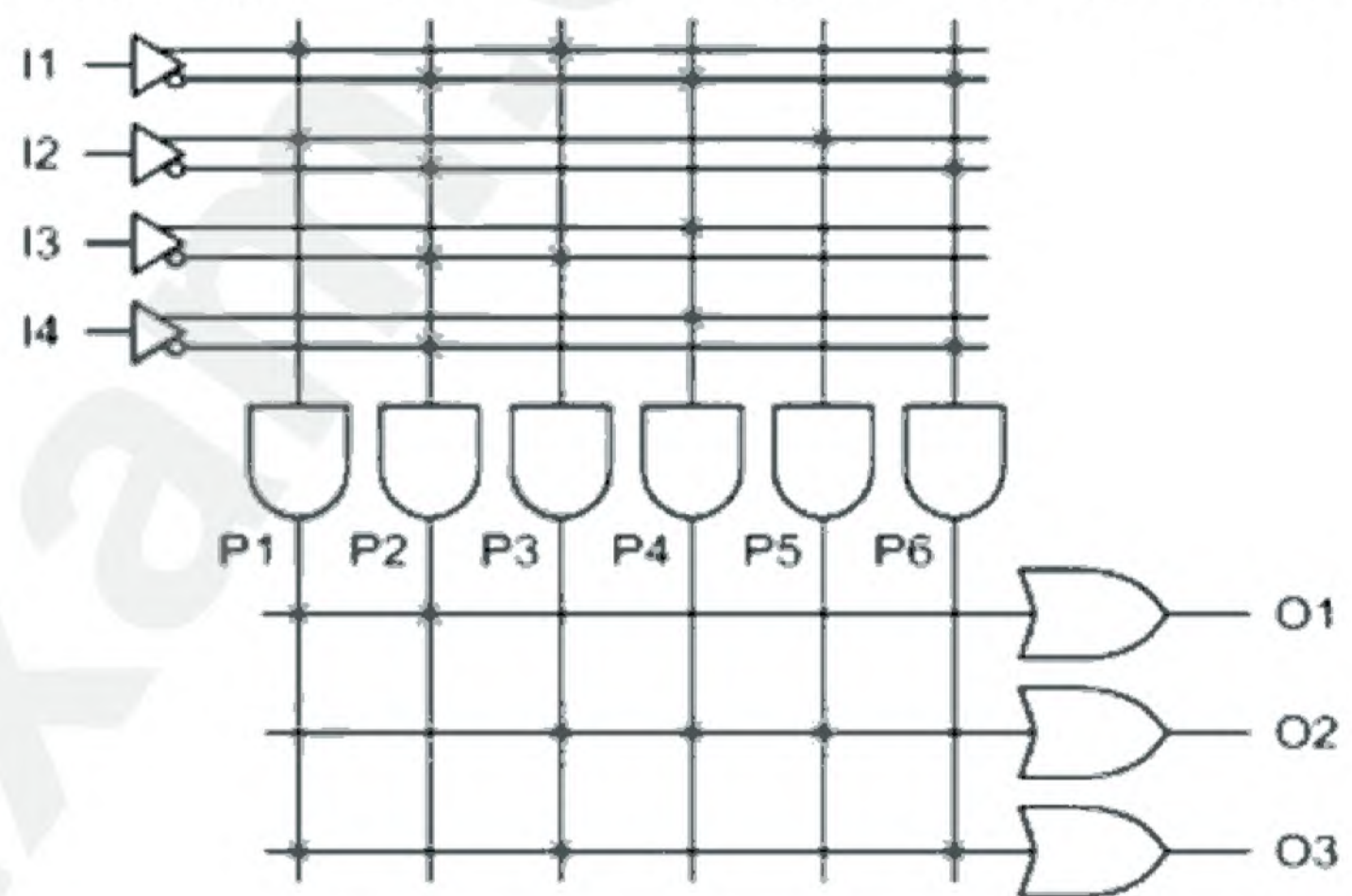
سوالات تشریحی

۱- مزایای استفاده از مدارهای برنامه پذیر را نام ببرید.

۱.۲۰ نمره

۲- خروجی های مدار منطقی پیاده سازی شده در PLA زیر را بنویسید.

۱.۲۰ نمره



۳- تفاوت PAL با PLA چیست؟ انواع PAL را نام ببرید.

۱.۲۰ نمره

۴- برنامه VHDL توصیف کننده یک مالتی پلکسر 4 به 1 سه بیتی را بنویسید.

۱.۲۰ نمره

۵- تفاوت های تراشه های FPGA و CPLD با یکدیگر را نام ببرید.

۱.۲۰ نمره



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | الف | عادي |
| 2 | ج | عادي |
| 3 | ب | عادي |
| 4 | ج | عادي |
| 5 | ج | عادي |
| 6 | ب | عادي |
| 7 | ب | عادي |
| 8 | ج | عادي |
| 9 | ج | عادي |
| 10 | الف | عادي |
| 11 | ج | عادي |
| 12 | الف | عادي |
| 13 | ب | عادي |
| 14 | ج | عادي |
| 15 | د | عادي |
| 16 | ب | عادي |
| 17 | الف | عادي |
| 18 | ب | عادي |
| 19 | د | عادي |
| 20 | ب | عادي |
| 21 | ج | عادي |
| 22 | د | عادي |
| 23 | الف | عادي |
| 24 | ب | عادي |
| 25 | ج | عادي |

سری سوال: یک ۱

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

| | |
|-----------|-----------------|
| ۱.۲۰ نمره | ۱- صفحه ۱۱ |
| ۱.۲۰ نمره | ۲- صفحه ۲۱ |
| ۱.۲۰ نمره | ۳- صفحه ۲۳ و ۲۴ |
| ۱.۲۰ نمره | ۴- صفحه ۱۹۲ |
| ۱.۲۰ نمره | ۵- صفحه ۲۷۶ |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

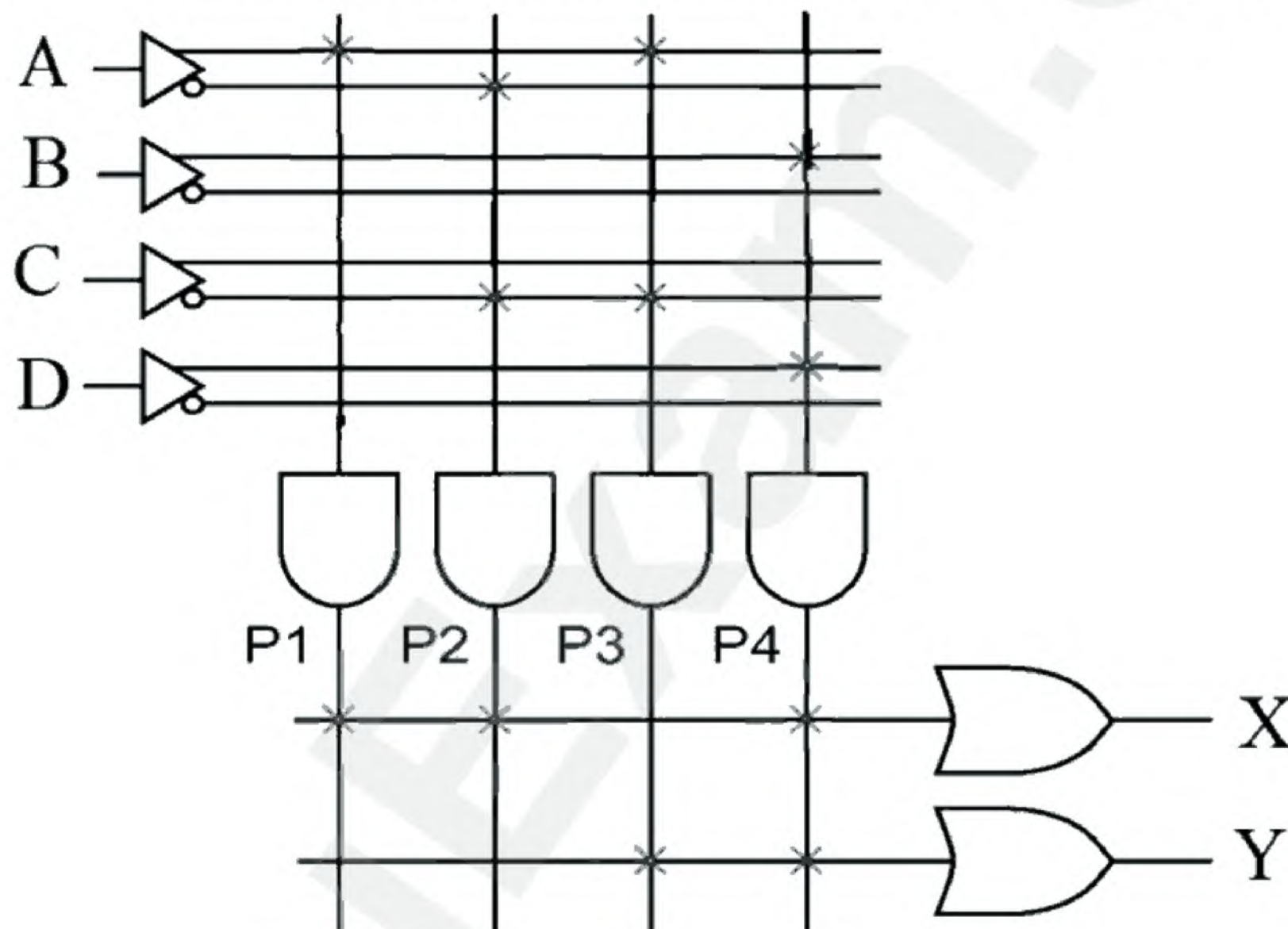
۱- کدام گزینه بهترین روش برای تولید نمونه اولیه مدارهای دیجیتال است؟

۱. استفاده از قطعات برنامه پذیر (مانند FPGA)
۲. استفاده از قطعات استاندارد
۳. روش تمام سفارشی Full custom
۴. روش نیمه سفارشی Semi custom

۲- انتقال طرح از حوزه رفتاری به ساختاری در همان سطح چه نامیده میشود؟

۱. تولید
۲. سنتز
۳. پالایش
۴. تحلیل

۳- در آرایه منطقی برنامه پذیر زیر کدام موارد خروجی های صحیح مدار را نشان می دهند؟



- a) $X = A\bar{C} + \bar{A}BD$
b) $Y = A + B\bar{C}$
c) $X = A + \bar{A}\bar{C} + BD$
d) $Y = A\bar{C} + BD$

۱. a.b
۲. c.d
۳. a.c
۴. b.d

۴- در کدام تکنولوژی ساخت مدارهای دیجیتال، خروجی مدار بصورت NAND-NAND پیاده سازی می شود؟

۱. PLD دو قطبی Bipolar
۲. PLD CMOS

۳. گیت شناور
۴. آنتی فیوز

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۵- کدام گزینه بزرگترین شرکت سازنده Fpga در جهان است؟

۱. Altra . ۲. Actel . ۳. Atmel . ۴. Xilinx

۶- برای تولید مدارهای بالای ۵۰۰۰ گیت با حجم تولید زیر ۱۰۰۰۰ تراشه، کدام روش پیاده سازی انتخاب بهتری است؟

۱. MPGA . ۲. FPGA . ۳. CPLD . ۴. SPLD

۷- کدام تکنولوژی اتصالی در حال اولیه اتصال باز است و وقتی برنامه ریزی می شود یک اتصال کوتاه با یک مقاومت کوچک می شود؟

۱. ترانزیستور مبتنی بر SRAM . ۲. ترانزیستور مبتنی بر EEPROM . ۳. فیوز . ۴. آنتی فیوز

۸- کدام مورد از مزایای طراحی خودکار سیستمهای دیجیتال نیست؟

۱. افزایش سرعت عرضه به بازار . ۲. امکان ارائه طرح های بزرگ (پیچیده) . ۳. درگیر شدن طراح با جزئیات طراحی . ۴. کاهش هزینه طراحی

۹- نوع داده استاندارد Bit_vector

۱. می تواند مقدار true یا false بگیرد.
۲. یک عدد در محدوده ای از اعداد صحیح است.
۳. می تواند یک عدد در محدوده ای از اعداد حقیقی را نگهداری کند.
۴. برداری از مقادیر بیتی است.

۱۰- در یک PLA اگر تعداد ورودی ۴ تعداد خروجی ۶ و تعداد گیت AND 10 باشد، چه تعداد فیوز در سطح تراشه وجود دارد؟

۱. ۸۰ . ۲. ۱۰۰ . ۳. ۱۲۰ . ۴. ۱۴۰

۱۱- در مورد تراشه های منطق آرایه پذیر PAL کدام مورد صحیح است؟

۱. فقط طبقه AND آنها قابل برنامه ریزی است.
۲. فقط برای مدارهای ترتیبی مناسب هستند.
۳. هم طبقه AND و هم طبقه OR آنها قابل برنامه ریزی است.
۴. فقط طبقه OR آنها قابل برنامه ریزی است.

سری سوال : ۱ یک

زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

تعداد سوالات : تستی : ۲۵ تشریحی : ۵

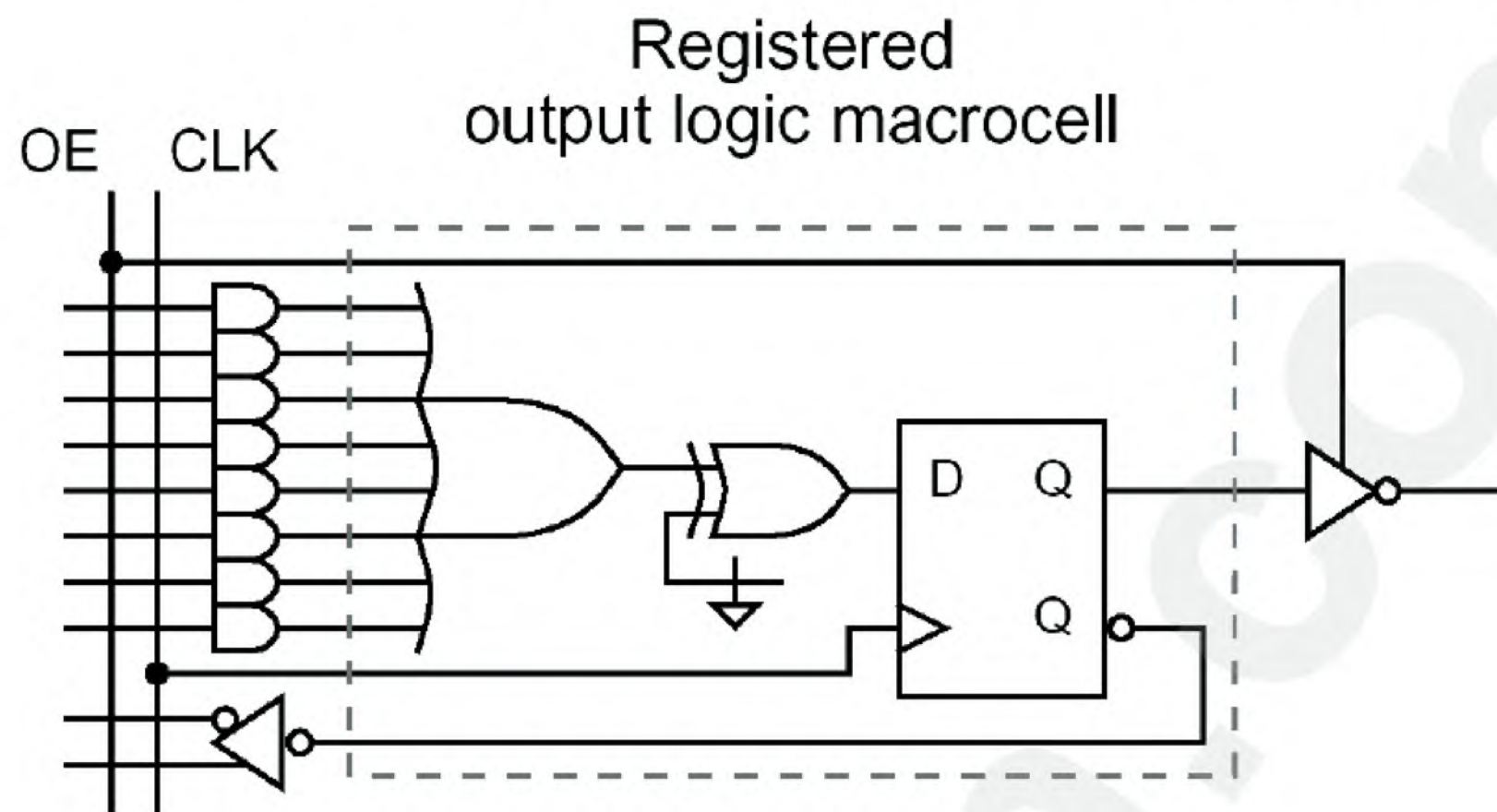
عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۲- در شکل زیر در صورتی که فیوز پشت گیت XOR وصل باشد، این گیت چه نقشی دارد؟



۴ . بافر

۳ . OR

۲ . AND

۱ . NOT

۱۳- کدام گزینه صحیح نیست؟

۱ . قدرت پردازش FPGA بالاتر از CPLD هاست .

۲ . FPGA ها برای طراحی های فوق العاده پیچیده دیجیتال مناسب هستند.

۳ . CPLD ها تاخیر انتشار بیشتری نسبت به FPGA دارند.

۴ . FPGA ها عموماً مبتنی بر RAM و CPLD ها مبتنی بر EEPROM هستند.

۱۴- در یک برنامه VHDL تعداد و نام سیگنالهای ورودی و خروجی در کدام قسمت معرفی می شوند؟

۴ . Entity

۳ . Variables

۲ . Process

۱ . Architecture

۱۵- در تراشه های شرکت Xilinx از کدام آرایش بلوک های منطقی استفاده می شود؟

۲ . PLD سلسله مراتبی

۱ . انبوه دروازه ها Sea of gates

۴ . ساختار سطری

۳ . آرایه متقارن

۱۶- در کدام تعریف حالت یک سیگنال، از آن سیگنال بعنوان خروجی نمی توان استفاده کرد؟

۴ . IN

۳ . INOUT

۲ . Buffer

۱ . OUT

۱۷- کدام گزینه توصیف رفتاری گیت NOR را نشان می دهد؟

۲ . Out <= not(in1 and in2);

۱ . Out <= (not in1) or (not in2);

۴ . Out <= not(in1 or in2);

۳ . Out <= not or (in1, in2) ;

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۸- برنامه زیر توصیف از گیت است.

$X \leq A \text{ and } (\text{not } B);$

$Y \leq (\text{not } A) \text{ and } B;$

$Z \leq X \text{ or } Y;$

۰۴ رفتاری، XOR

۰۳ ساختاری، XOR

۰۲ ساختاری، XNOR

۰۱ رفتاری، XNOR

۱۹- بعد از دستورات زیر چه مقداری در متغیر RESULT ذخیره می شود.

variable variable1: integer :=5;

variable variable2: integer :=6;

process

begin, wait on TRIGGER;

variable1 <= variable2;

variable2 <= variable1 + variable2;

RESULT <= variable1 + variable2;

end process;

۰۴ ۱۸

۰۳ ۱۱

۰۲ ۱۶

۰۱ ۱۵

۲۰- در نوع داده std_logic سمبل 'Z' نشاندهنده چه مقداری برای یک سیگنال است؟

۰۲ بدون مقدار اولبه

۰۱ بدون اهمیت

۰۴ مدار باز (امپدانس بالا)

۰۳ ناشناس

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۱- در پردازش زیر چه هنگامی دستور انتساب بدنه if اجرا می شود؟

```
process (CLK)
begin
    if (CLK'event and CLK = '0') then
        Q <= D;
    end if;
end process;
```

۱. سطح پایین CLK ۲. همیشه اجرا می شود. ۳. لبه پایین رونده CLK ۴. لبه بالا رونده CLK

۲۲- پردازش زیر پیاده سازی چه مداری است؟

```
process (Inp)
begin
    case Inp is
        when "00" => Z <= "0001";
        when "01" => Z <= "0010";
        when "10" => Z <= "0100";
        when "11" => Z <= "1000";
        when others => Z <= "XXXX";
    end case;
end process;
```

۱. دیکدر ۲ به ۴ ۲. انکدر ۴ به ۲ ۳. مالتی پلکسر ۴ به ۱ ۴. دی مالتی پلکسر ۱ به ۴

۲۳- نمایش طرح با استفاده از گیتها و فلیپ فلاپها جزو کدام روش نمایش سیستمهای دیجیتال است؟

۱. رفتاری ۲. ساختاری ۳. هندسی ۴. مدار منطقی

۲۴- کدام مورد جزو افزاره های منطقی قابل برنامه ریزی ساده (SPLD) نیست؟

۱. PLA ۲. PAL ۳. GAL ۴. MAX

تعداد سوالات : تستی : ۲۵ تشریحی : ۵ زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰ سری سوال : ۱ یک

عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی / کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۵- برنامه VHDL زیر توصیف چه مداری است؟

Entity test is

```
Port ( data_in: in std_logic;
      clock: in std_logic;
      data_out: out std_logic);
```

end dff;

Architecture behv of test is

begin

```
process (data_in, clock)
```

```
begin
```

```
if (clock='1' and clock'event) then
```

```
data_out <= data_in;
```

```
end if;
```

```
end process;
```

```
end behv;
```

۲. فلیپ فلاپ D حساس به لبه بالا رونده

۱. فلیپ فلاپ T حساس به لبه بالا رونده

۴. فلیپ فلاپ JK حساس به لبه بالا رونده

۳. فلیپ فلاپ JK حساس به لبه پایین رونده

سوالات تشریحی

۱.۲۰ نمره

۱- مزایای طراحی با استفاده از سخت افزار های برنامه پذیر را نام ببرید.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

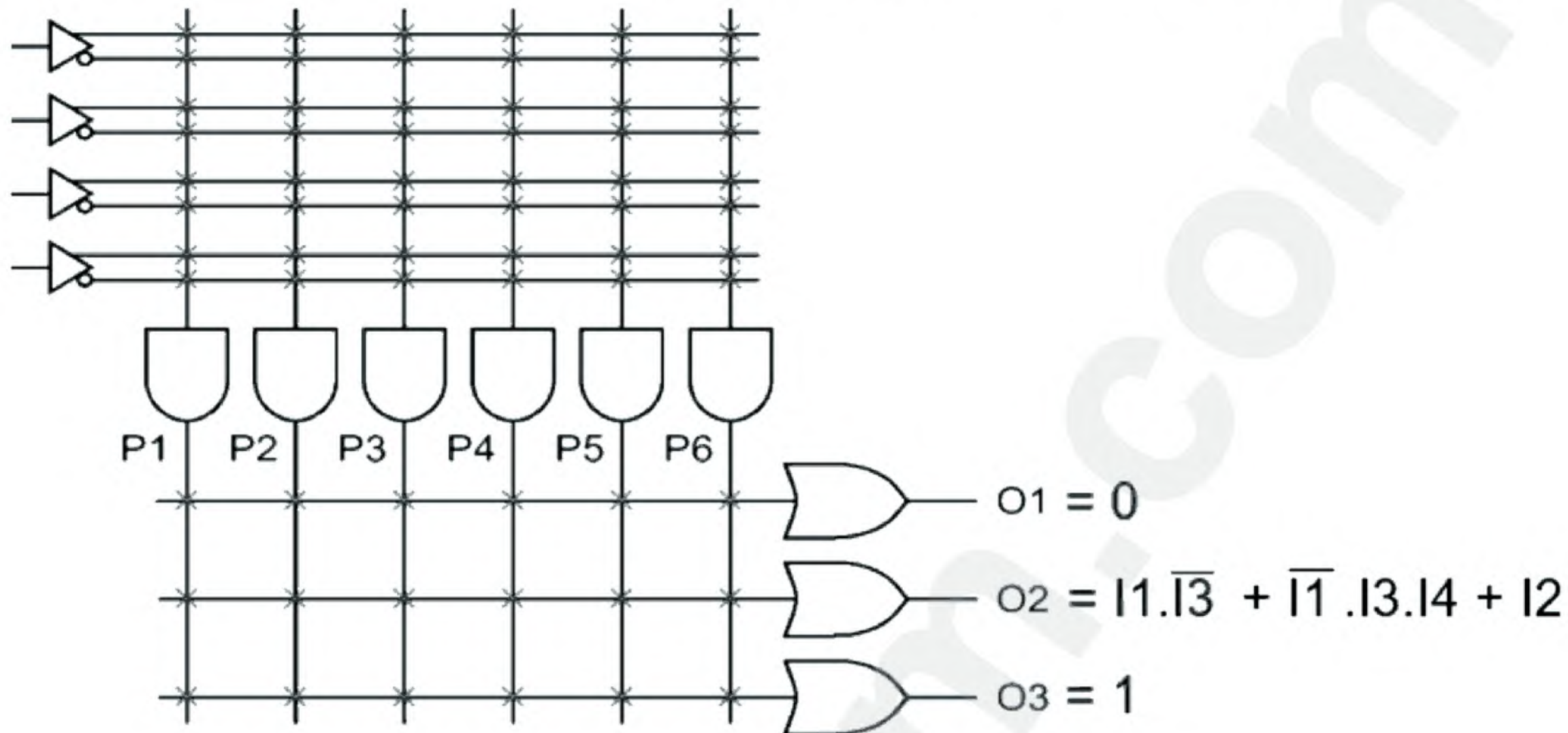
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱.۲۰ نمره

۲- در PLA شکل زیر برای خروجی های داده شده کدام فیوزها باید متصل بمانند؟



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱،۲۰ نمره

۳- مداری که توسط برنامه VHDL زیر توصیف شده است را رسم کنید.

Entity Exam is

```
port (x, y: in std_logic ; S1, S2: out std_logic);
```

end Exam;

architecture structural of Exam is

```
signal T: std_logic;
```

```
component AND2
```

```
port ( in1, in2: in std_logic;
```

```
out1: out std_logic);
```

```
end component;
```

```
component XOR2
```

```
port ( in1, in2: in std_logic;
```

```
out1: out std_logic);
```

```
end component;
```

begin

```
U0: XOR2 port map (x, y, S1);
```

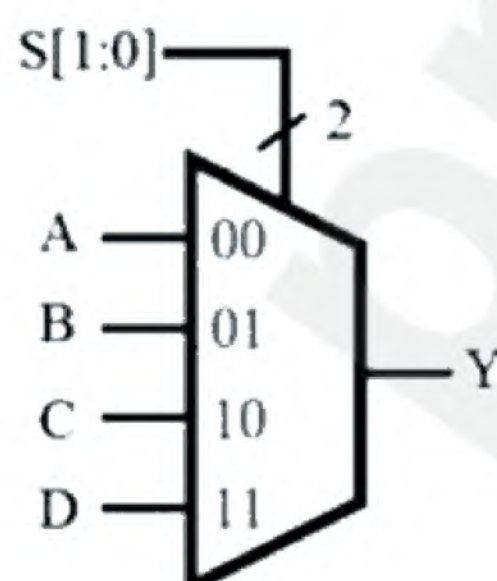
```
U1: AND2 port map (x, y, T);
```

```
U2: XOR2 port map (T, S1, S2);
```

end structural;

۱،۲۰ نمره

۴- برنامه VHDL توصیف رفتاری مالتی پلکسر ۴ به ۱ شکل زیر را بنویسید؟



۱،۲۰ نمره

۵- چهار مورد از تفاوت های تراشه های FPGA با تراشه های CPLD را نام ببرید.



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | الف | عادي |
| 2 | ب | عادي |
| 3 | ب | عادي |
| 4 | الف | عادي |
| 5 | د | عادي |
| 6 | ب | عادي |
| 7 | د | عادي |
| 8 | ج | عادي |
| 9 | د | عادي |
| 10 | د | عادي |
| 11 | الف | عادي |
| 12 | الف | عادي |
| 13 | ج | عادي |
| 14 | د | عادي |
| 15 | ج | عادي |
| 16 | د | عادي |
| 17 | د | عادي |
| 18 | د | عادي |
| 19 | ج | عادي |
| 20 | د | عادي |
| 21 | ج | عادي |
| 22 | الف | عادي |
| 23 | ب | عادي |
| 24 | د | عادي |
| 25 | ب | عادي |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

۱.۲۰ نمره

۱- سرعت

امکان استفاده از ابزارهای CAD

استفاده مجدد از کتابخانه های از پیش تعریف شده

امکان کار تیمی

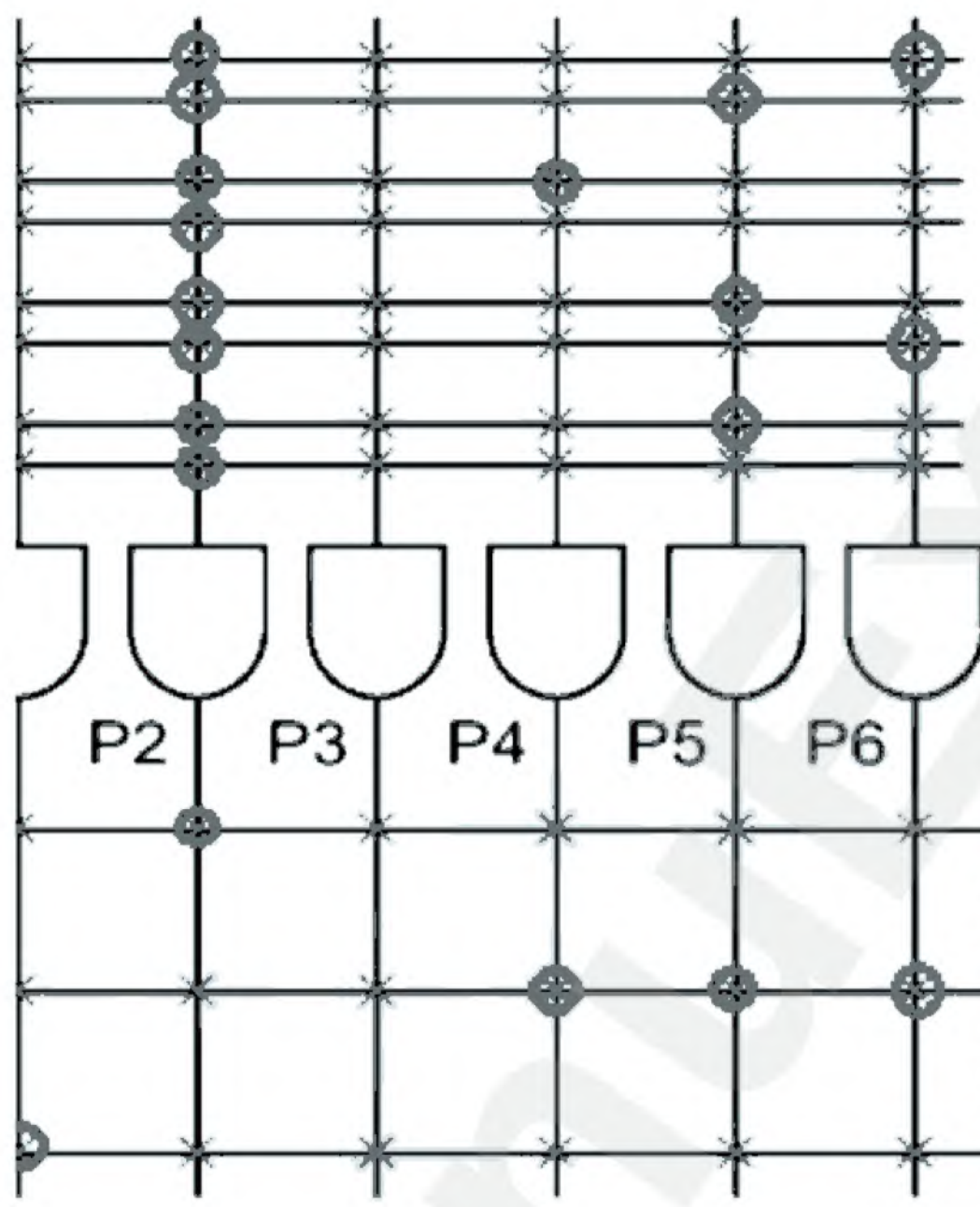
امکان شبیه سازی

مستند سازی و استفاده مجدد

امنیت طرح

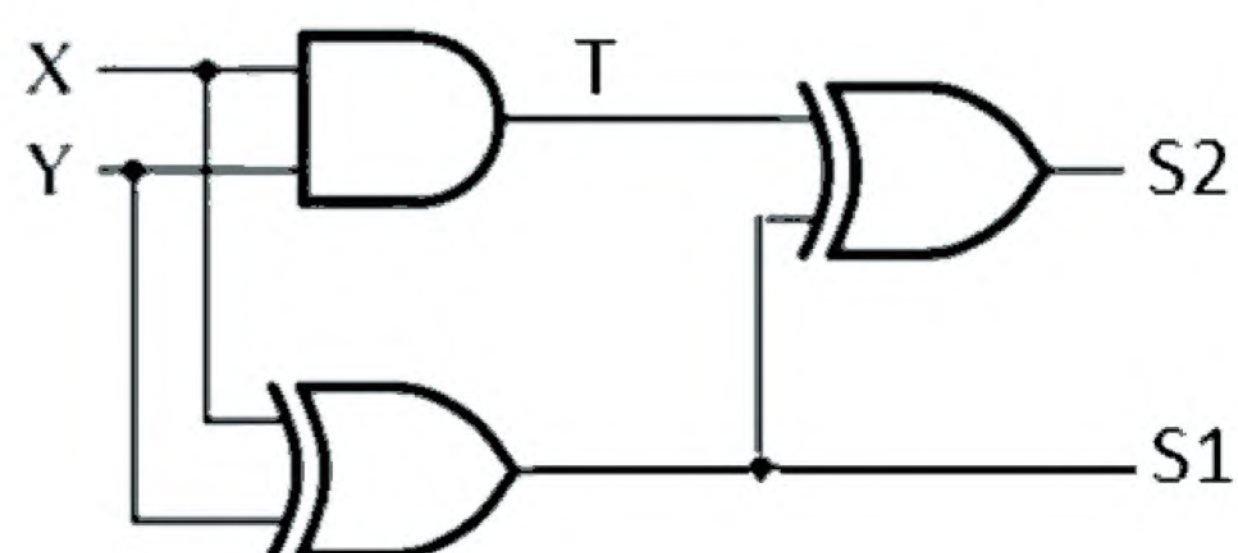
امکان ارتقاء

۱.۲۰ نمره



۲-

۱.۲۰ نمره



۳-

q

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱.۲۰ نمره

```

library ieee;
use IEEE.std_logic_1164.all;
-----
entity MUX41 is
port (A, B, C, D: in std_logic;
      S: in std_logic_vector(1 downto 0);
      Y: out std_logic );
end MUX41;
-----
architecture behav of MUX41 is
begin
  Y <= A when S = "00" else
        B when S = "01" else
        C when S = "10" else
        D when S = "11" else
        'X';
end behav;

```

۱.۲۰ نمره

- ۱-۵. FPGA ها شامل تعداد بیشتری بلوک، فلیپ فلاپ و گیت هستند
۲. FPGA ها عموماً مبتنی بر RAM و CPLD ها مبتنی بر EEPROM هستند
۳. CPLD ها دارای تاخیر انتشاری کمتری نسبت به FPGA هستند
۴. قدرت پردازش FPGA فوق العاده بالا بعلاوه وجود منابع مخصوص جهت طراحی شمارنده ها و توابع محاسباتی خاص
۵. تفاوت سازمان بلوک های برنامه پذیر در FPGA با CPLD

تعداد سوالات: تستی: ۲۵ تشریحی: ۳ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

۱- کدام گزینه جمله زیر را به طور صحیح کامل می کند؟ (گزینه ها بصورت (1) - (2) - (3) آمده اند).
یک (1).... از تعداد زیادی (2)..... تشکیل شده است و مولدهای تابع منطقی مهمترین عناصر برنامه ریزی (3).....
ها هستند.

۲ . CLB-CLB-FPGA

۱ . CLB- FPGA- CLB

۴ . FPGA-CLB-FPGA

۳ . FPGA-FPGA-CLB

۲- مفهوم هم روندی در زبان های توصیف سخت افزار چیست؟

۱ . تغییر یک سیگنال به سایر سیگنال ها وابسته است.

۲ . ایجاد تاخیر برای انتساب مقدار جدید به همه سیگنال ها به یک میزان است.

۳ . دستورالعمل های انتساب سیگنال به صورت هم روند اجرا می شود.

۴ . ساختار چند سخت افزار توصیف شده مشابه است.

۳- در طرح های متوسط و پیچیده، بهترین روش برای ساخت نمونه اولیه (از لحاظ هزینه و زمان) کدام است؟

۲ . استفاده از روش نیمه سفارشی

۱ . استفاده از مدارات برنامه پذیر

۴ . استفاده از قطعات استاندارد

۲ . استفاده از روش تمام سفارشی

۴- کدامیک از انواع حافظه با تابش نور ماوراء بنفش به مدت 5 تا 15 دقیقه پاک می شود؟

۴ . EPROM

۳ . EEPROM

۲ . PROM

۱ . NVRAM

۵- کدام حافظه فقط یکبار قابل برنامه ریزی است؟

۴ . PROM

۳ . EEPROM

۲ . EPROM

۱ . UVROM

۶- کدام عبارت درباره PAL و PLA صحیح است؟

۱ . در PLA هر دو طبقه AND و OR و در PAL فقط طبقه AND قابل برنامه ریزی است.

۲ . در PLA فقط طبقه AND و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است.

۳ . در PLA فقط طبقه AND و در PAL فقط طبقه OR قابل برنامه ریزی است.

۴ . در PLA فقط طبقه OR و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۷- کدام گزینه جمله زیر را به طور صحیح کامل می کند؟

منطق آرایه ای قابل برنامه ریزی ترتیبی (Sequential PAL- PAL16R8)

۱. خروجی تثبیت شده ندارد.
۲. وقتی خروجی ها غیر فعال هستند فلیپ فلاپ های داخلی نمی توانند تغییر وضعیت دهند.
۳. خروجی فلیپ فلاپ ها نمی توانند بدون عبور از بافرهای سه حالت وارد آرایه های AND-OR شوند.
۴. یک سری D فلیپ فلاپ دارد که بین طبقه OR و هشت خروجی قرار گرفته است.

۸- کدامیک از موارد زیر، از تکنولوژی گیت شناور استفاده می کند؟

۱. CMOS PLD ۲. GAL ۳. EPLD ۴. PAL

۹- کدام گزینه صحیح است؟

۱. FPGA نسبت به MPGA انعطاف پذیرتر بوده و برای تولید با تعداد کم نیز مقرون به صرفه تر است.
۲. سرعت MPGA کمتر از FPGA است.
۳. چگالی منطقی FPGA بیشتر از MPGA است.
۴. MPGA در مقایسه با یک FPGA با ظرفیت منطقی یکسان گرانتر است.

۱۰- کدام گزینه مقایسه درستی بین FPGA و CPLD انجام می دهد؟

۱. تعداد بلوک ها، فلیپ فلاپ ها و گیت های FPGA نسبت به CPLD ها بیشتر است.
۲. CPLD در مقایسه با FPGA، برای طراحی مدارات پیچیده تری به کار می رود.
۳. CPLD مبتنی بر RAM است و با هر بار روشن شدن باید دوباره برنامه ریزی شود.
۴. FPGA دارای تاخیر انتشار کمتری است.

۱۱- توصیف زیر، بیانگر کدام نوع سوئیچ است.

«دو ترانزیستور که با یک سلول ولی بطور معکوس، کنترل می شوند و امکان اتصال یکی از دو رشته سیم را به رشته سیم سوم فراهم می کنند.»

۱. نقطه شکست ۲. نقطه تقاطع ۳. انتخاب کننده ۴. همه سویه

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۲- کدام گزینه، نمایش سمبل سویچ همه سویه مبتنی بر SRAM را نشان می دهد.

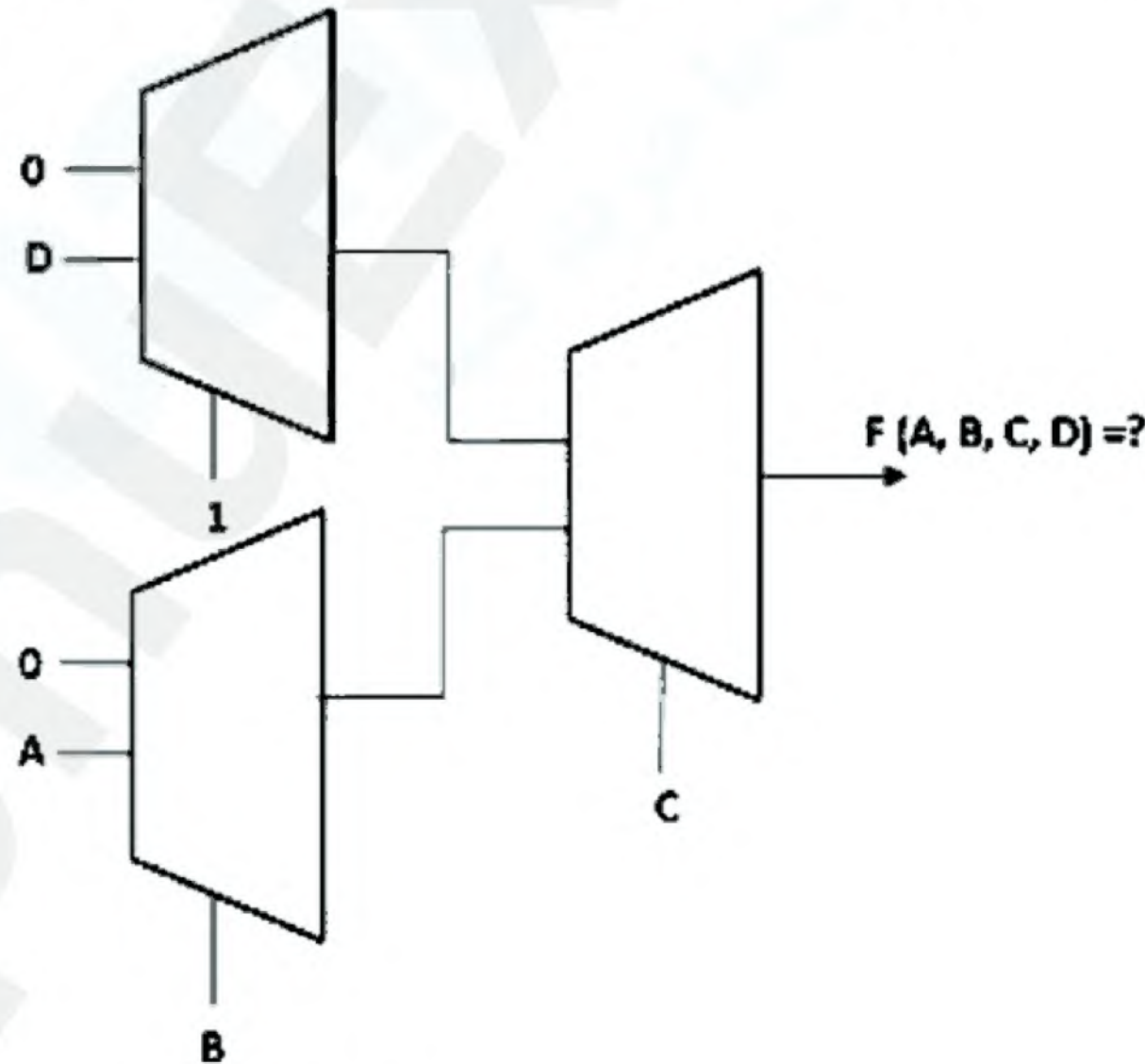


۱۳- کدامیک از انواع سویچ های زیر، مبتنی بر SRAM هستند؟

A- نقطه شکست B- نقطه تقاطع C- همه سویه D- آنتی فیوز E- انتخاب کننده

۱. فقط A,B,C,E ۲. فقط A,B,C,D ۳. فقط A,B,D ۴. فقط A,C,D

۱۴- بر اساس ساختار مبتنی بر انتخاب کننده های MUX، شکل زیر کدام تابع را پیاده سازی می کند.



۲. $F(A, B, C, D) = AB'C'$

۱. $F(A, B, C, D) = AB'C$

۴. $F(A, B, C, D) = C'D + ABC$

۳. $F(A, B, C, D) = CD + AB'C'$

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۵- توصیف زیر، کدام آرایش بلوک های منطقی برنامه پذیر FPGAها را بیان می کند.
«یکسری دروازه منطقی با قابلیت اتصال به یکدیگر که در یک سطح قرار گرفته و اتصالات قابل برنامه ریزی بصورت یک لایه روی آن را پوشانده است.»

۱. آرایه متقارن ۲. ساختار سطری ۳. PLD سلسله مراتبی ۴. انبوه دروازه ها

۱۶- کدام گزینه در مورد entity درست است؟

۱. تعریف entity با کلمه رزرو شده entity شروع می شود.
۲. entity نمی تواند ورودی و خروجی داشته باشد.
۳. ارتباط entity با دنیای خارج به mode آن بستگی دارد.
۴. Generic فیلد اجباری است و می تواند true یا false باشد.

۱۷- کدام گزینه شناسه غیر معتبری در زبان VHDL است؟

۱. My_gate ۲. Gate-input ۳. X10 ۴. X_10

۱۸- مدل زیر برای تعریف چه نوع داده ای به کار می رود؟

Type type_name is (identifier list or character literal);

۱. سیگنال ۲. فیزیکی ۳. مجموعه ۴. شمارشی

۱۹- با فرض اینکه مقدار اولیه متغیر A برابر 101011 باشد، بعد از عمل شیفت A Sll 2 ، مقدار متغیر A برابر خواهد بود با:

۱. 001010 ۲. 101100 ۳. 011010 ۴. 010110

۲۰- در VHDL کدام نوع تاخیر برای مدل کردن تاخیر خطوط سیمی در بردها و المانهای تاخیر در مدارات و تاخیر مسیر سیگنال ها در داخل IC ها استفاده می شود؟

۱. تاخیر لختی ۲. تاخیر انتقال ۳. تاخیر سیگنالینگ ۴. تاخیر ترکیبی

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۱- در کدام ساختار VHDL می توان از قطعه کد زیر استفاده کرد؟

```
if x<y then
  return y;
else
  return x;
end if;
```

۴. procedure

۳. generic

۲. function

۱. process

۲۲- قطعه برنامه زیر توصیف کننده رفتار کدام مدار ترکیبی است؟

```
process (I3,I2,I1,I0,sel)
```

```
begin
```

```
case sel is
```

```
when "00" => Out<=I0;
```

```
when "01" => Out<=I1;
```

```
when "10" => Out<=I2;
```

```
when "11" => Out<=I3;
```

```
when others => Out<="ZZZ";
```

```
end case;
```

```
end process;
```

۴. دی مالتی پلکسر

۳. مالتی پلکسر

۲. دیکدر

۱. انکدر

۲۳- در نرم افزار MAX+PLUS II، کدام ویرایشگر ابزاری را برای وارد کردن بردارهای تست و مشاهده نتایج شبیه سازی

فراهم می کند؟

۴. ویرایشگر سمبل

۳. ویرایشگر شکل موج

۲. ویرایشگر گرافیکی

۱. ویرایشگر پایه

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۴- طراحی خودکار مدار به چه معنی است؟

۱. از ربات ها برای طراحی استفاده می شود.
۲. طراحی مدار بدون استفاده از نیروی انسانی انجام می شود.
۳. طراحی مدار با استفاده از یک نرم افزار مناسب انجام می شود.
۴. طراحی مدار با استفاده از عامل های هوشمند غیر انسانی انجام می شود.

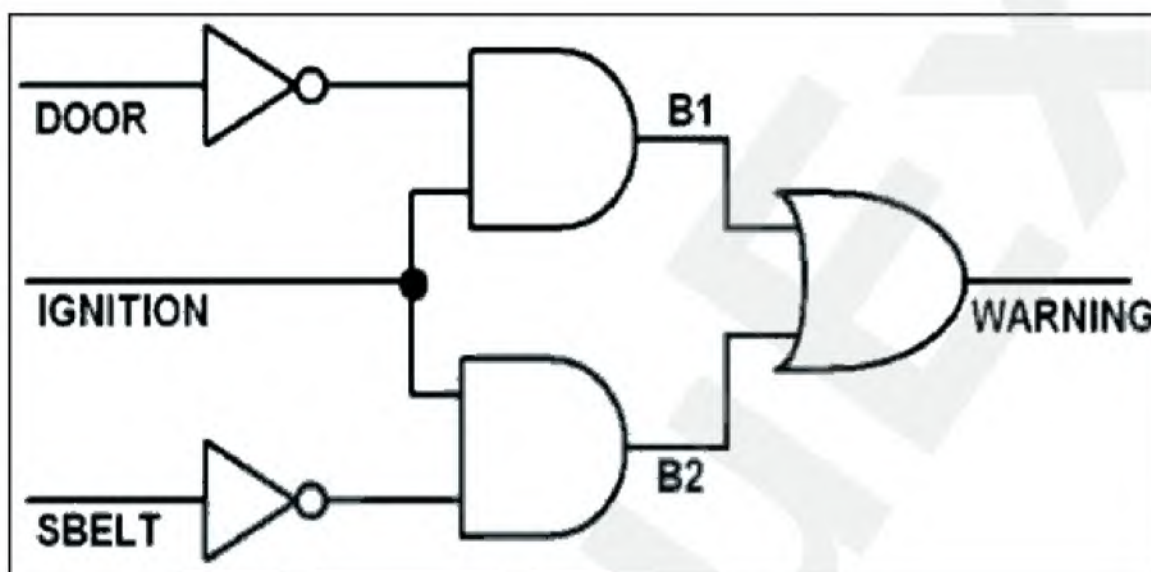
۲۵- بالاترین سطح انتزاع کدام است؟

۱. سیستم
۲. منطقی
۳. ریز معماری
۴. معماری

سوالات تشریحی

۱- المان سویچ برنامه پذیر (PSE) چیست؟ با رسم شکل نشان دهید و 4 حالت از حالات اتصالاتی ممکن را رسم کنید. ۲,۰۰۰ نمره

۲- برنامه توصیف رفتاری و ساختاری مدار زیر را بنویسید. ۲,۰۰۰ نمره



۳- قالب کلی موارد زیر را بنویسید:
الف) دستور انتساب سیگنال همروند ساده
ب) تعریف مولفه (Component) شامل نام مولفه و واسط ها
ج) عملیات خواندن و تشخیص انتهای فایل ۲,۰۰۰ نمره



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | ب | عادی |
| 2 | ج | عادی |
| 3 | الف | عادی |
| 4 | د | عادی |
| 5 | د | عادی |
| 6 | الف | عادی |
| 7 | د | عادی |
| 8 | ج | عادی |
| 9 | الف | عادی |
| 10 | الف | عادی |
| 11 | ج | عادی |
| 12 | د | عادی |
| 13 | الف | عادی |
| 14 | د | عادی |
| 15 | د | عادی |
| 16 | الف | عادی |
| 17 | ب | عادی |
| 18 | د | عادی |
| 19 | ب | عادی |
| 20 | ب | عادی |
| 21 | ب | عادی |
| 22 | ج | عادی |
| 23 | ج | عادی |
| 24 | ج | عادی |
| 25 | الف | عادی |

تعداد سوالات: تستی: ۲۵ تشریحی: ۳

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتری سیستم های دیجیتال، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

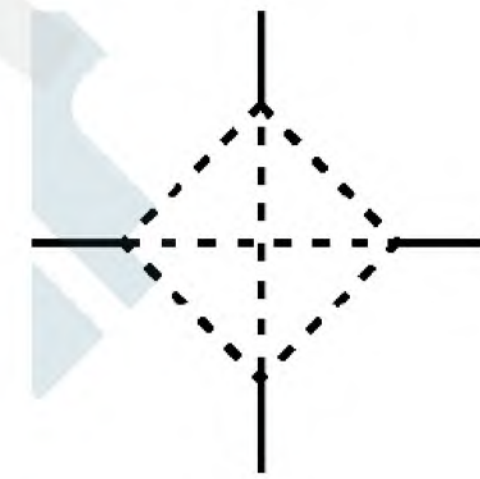
کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

۲،۰۰۰ نمره

۱- المان سویچ قابل برنامه ریزی
صفحه 94 تا 95



و حالت های اتصالی در شکل 3-28، ج در صفحه 95 کتاب آمده است.

۲،۰۰۰ نمره

۲- پاسخ در صفحه 109 منبع درسی

۲،۰۰۰ نمره

۳- پاسخ در صفحات 157 و 152 و 172 منبع درسی

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱- هدف از پیاده سازی نمونه اولیه چیست؟

۱. تولید
۲. مدلسازی
۳. بهینه سازی
۴. آزمایش طرح و بررسی رفتار سیستم

۲- در کدام روش تولید برای ساخت نمونه اول هزینه فوق العاده ای باید صرف شود؟

۱. با استفاده از قطعات استاندارد
۲. تمام سفارشی
۳. نیمه سفارشی
۴. با استفاده از قطعات برنامه پذیر

۳- انتقال ثبات در کدام سطح طراحی سخت افزار است؟

۱. ترانزیستور
۲. گیت
۳. معماری
۴. سیستم

۴- کدام گزینه در مورد PROM صحیح است؟

۱. صفحه AND ثابت-صفحه OR قابل برنامه ریزی
۲. صفحه OR ثابت-صفحه AND قابل برنامه ریزی
۳. صفحه AND ثابت-صفحه OR ثابت
۴. صفحه AND قابل برنامه ریزی-صفحه OR قابل برنامه ریزی

۵- کدام گزینه نام دیگر SPLD است؟

۱. EPLD
۲. PEEL
۳. CPLD
۴. GAL

۶- PLA مدل 82S100 دارای 16 ورودی، 48 دروازه AND و 8 خروجی است. تعداد فیوز در صفحه AND و تعداد فیوز در صفحه OR آن به ترتیب چقدر است؟

۱. ۱۵۳۶ و ۳۸۴
۲. ۳۸۴ و ۱۵۳۶
۳. ۷۶۸ و ۱۵۳۶
۴. ۱۵۳۶ و ۷۶۸

۷- کدام گزینه در FPGA نسبت به MPGA کمتر است؟

۱. قابلیت برنامه ریزی مجدد
۲. سرعت
۳. انعطاف پذیری
۴. مقرون به صرفه در تولید کم

۸- کدامیک از تکنولوژی گیت شناور استفاده می کند؟

۱. CMOS PLD
۲. EPLD
۳. GAL
۴. Bipolar PLD

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۹- در کدام ویژگی CPLD بهتر از FPGA است؟

۱. تاخیر انتشار
۲. قدرت پردازش
۳. کاربرد در طراحی های فوق العاده پیچیده
۴. تعداد بلوک

۱۰- در VHDL کدام گزینه به منظور بررسی نتایج و ارزیابی طرح انجام می شود؟

۱. مستندسازی
۲. شبیه سازی
۳. سنتز
۴. پیاده سازی

۱۱- یک ابزار CAD برای مدارات توصیف شده چه امکانی را فراهم نمی کند؟

۱. ویرایش
۲. کامپایل
۳. شبیه سازی
۴. پیاده سازی

۱۲- کدام توصیف رابطه بین سیگنالهای ورودی و خروجی را مشخص می کند؟

۱. ساختاری
۲. هندسی
۳. رفتاری
۴. فیزیکی

۱۳- کدام کلمه در یک برنامه VHDL اختیاری است؟

۱. entity
۲. architecture
۳. generic
۴. port

۱۴- کدام دستور در تابع استفاده نمی شود؟

۱. case
۲. if
۳. loop
۴. port map

۱۵- کدام گزینه صحیح است؟

۱. فانکشن شامل مجموعه ای از دستورات جهت محاسبه یک مقدار است.
۲. فانکشن یک دستورالعمل در حالت عمومی است.
۳. پروسیجر یک عبارت محاسبه ای در حالت عمومی است.
۴. پروسیجر شامل مجموعه ای از دستورات جهت محاسبه و برگرداندن یک مقدار است.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۶- کدام دستور بر اساس مقدار یک عبارت یکی از چند دستور متوالی را اجرا می کند؟

۱. while ۲. case ۳. for ۴. loop

۱۷- کدام دستور همروند است؟

۱. with select ۲. next ۳. wait ۴. if

۱۸- نرم افزار MAX+PLUS II کدام زبان را پشتیبانی نمی کند؟

۱. AHDL ۲. ABEL ۳. VHDL ۴. Verilog

۱۹- ذخیره توصیف طرح با یکی از زبان های موجود با استفاده از نرم افزار با چه پسوندی نمی تواند باشد؟

۱. vhd ۲. tdf ۳. v ۴. gdf

۲۰- با استفاده از کدام ویرایشگر در نرم افزار، هر ورودی/خروجی را به یک پایه خاص از تراشه می توان نسبت داد؟

۱. graphic ۲. waveform ۳. floorplan ۴. symbol

۲۱- اطلاعات کدام بخش از کامپایلر نرم افزار در یک یا چند فایل با پسوند pof ذخیره می شود؟

۱. Assembler ۲. Fitter ۳. Database Builder ۴. Logic Synthesizer

۲۲- در کدام روش تحلیل زمانی، زمان های setup/hold برای همه ورودی های ثبت شده گزارش می شود؟

۱. ماتریس تاخیر ۲. ماتریس برقراری ۳. کارایی ثبت شده ۴. تحلیلگر زمان

۲۳- در طراحی حافظه استاتیک سنکرون با قابلیت انتقال بلوکی کدام شمارنده در هر لحظه حاوی آدرس مبدا است؟

۱. WCNT ۲. TO ۳. FROM ۴. Xfer

۲۴- کدام بیان در مورد ندارست entity است؟

۱. تعریف entity با کلمه رزرو شده entity شروع می شود.

۲. بخش entity در VHDL شامل یک نام برای entity و لیست ورودی و خروجی ها است.

۳. NAME_OF_ENTITY شناسه ای الزامی است که توسط کاربر انتخاب می گردد.

۴. در entity از کلمه رزرو شده port برای مشخص کردن ارتباطات بین entity و دنیای خارج آن استفاده می شود.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۵- یک بلوک منطقی در خانواده XC4000 دارای چند LUT است؟

۱. ۱ ۲. ۲ ۳. ۳ ۴. ۴

سوالات تشریحی

۱- طراحی خودکار را تعریف کنید. ۱،۲۰ نمره

۲- انواع کلی مدارات برنامه پذیر را نام ببرید. ۱،۲۰ نمره

۳- روش های مختلف ساخت سویچ های برنامه پذیر را نام ببرید. ۱،۲۰ نمره

۴- برنامه vhdl یک XNOR دو ورودی را بنویسید. ۱،۲۰ نمره

۵- برنامه توصیف یک دروازه NOT را با دستورات ترتیبی بنویسید. ۱،۲۰ نمره



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | د | عادی |
| 2 | ب | عادی |
| 3 | ج | عادی |
| 4 | الف | عادی |
| 5 | د | عادی |
| 6 | الف | عادی |
| 7 | ب | عادی |
| 8 | ب | عادی |
| 9 | الف | عادی |
| 10 | ب | عادی |
| 11 | د | عادی |
| 12 | ج | عادی |
| 13 | ج | عادی |
| 14 | د | عادی |
| 15 | الف | عادی |
| 16 | ب | عادی |
| 17 | الف | عادی |
| 18 | ب | عادی |
| 19 | د | عادی |
| 20 | ج | عادی |
| 21 | الف | عادی |
| 22 | ب | عادی |
| 23 | ج | عادی |
| 24 | د | عادی |
| 25 | ج | عادی |

تعداد سوالات: تستی: ۲۰ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

۱- در نمودار Y، انتقال طرح از حوزه رفتاری (در هر سطح) به همان سطح از حوزه ساختاری را گویند.

۱. تحلیل ۲. سنتز ۳. تولید ۴. پالایش

۲- تکنولوژی مورد استفاده در EPLD ها چیست؟

۱. تکنولوژی دوقطبی ۲. CMOS ۳. TTL ۴. گیت شناور

۳- در مورد سویچ های مبتنی بر SRAM، توضیح زیر بیانگر کدام نوع است؟

«دو ترانزیستور که با یک سلول ولی بطور معکوس، کنترل می شوند و امکان اتصال یکی از دو رشته سیم را به رشته سیم سوم فراهم می کنند.»

۱. نقطه شکست ۲. نقطه تقاطع ۳. انتخاب کننده ۴. همه سویه

۴- تعریف نوع زیر را در نظر بگیرید:

Type levels is (low,high,dontcare,highZ)

۱. low ۲. high ۳. dontcare ۴. highZ

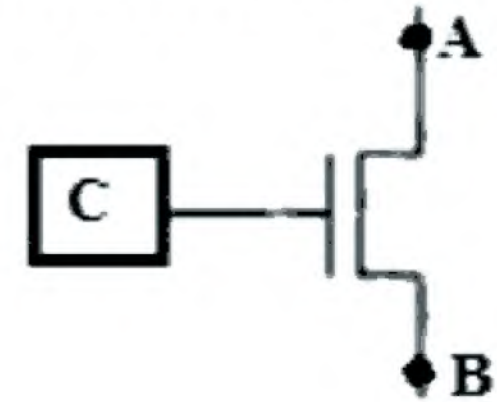
۵- کدامیک از گزینه های زیر، از مزایای استفاده از مدارات برنامه پذیر می باشد؟

۱. هزینه ساخت و نگهداری کمتر ۲. سهولت تست مدار ۳. استفاده مجدد از کتابخانه ها ۴. همه موارد

۶- تکنولوژی مورد استفاده در EPLD ها چیست؟

۱. تکنولوژی دو قطبی ۲. سیماس (CMOS) ۳. شبه TTL ۴. گیت شناور

۷- شکل زیر کدام نوع سوئیچ را نشان می دهد.



۲. نقطه شکست مبتنی بر SRAM

۱. نقطه تقاطع مبتنی بر SRAM

۴. نقطه شکست مبتنی بر فیوز

۳. نقطه تقاطع مبتنی بر فیوز

سری سوال : ۱ یک

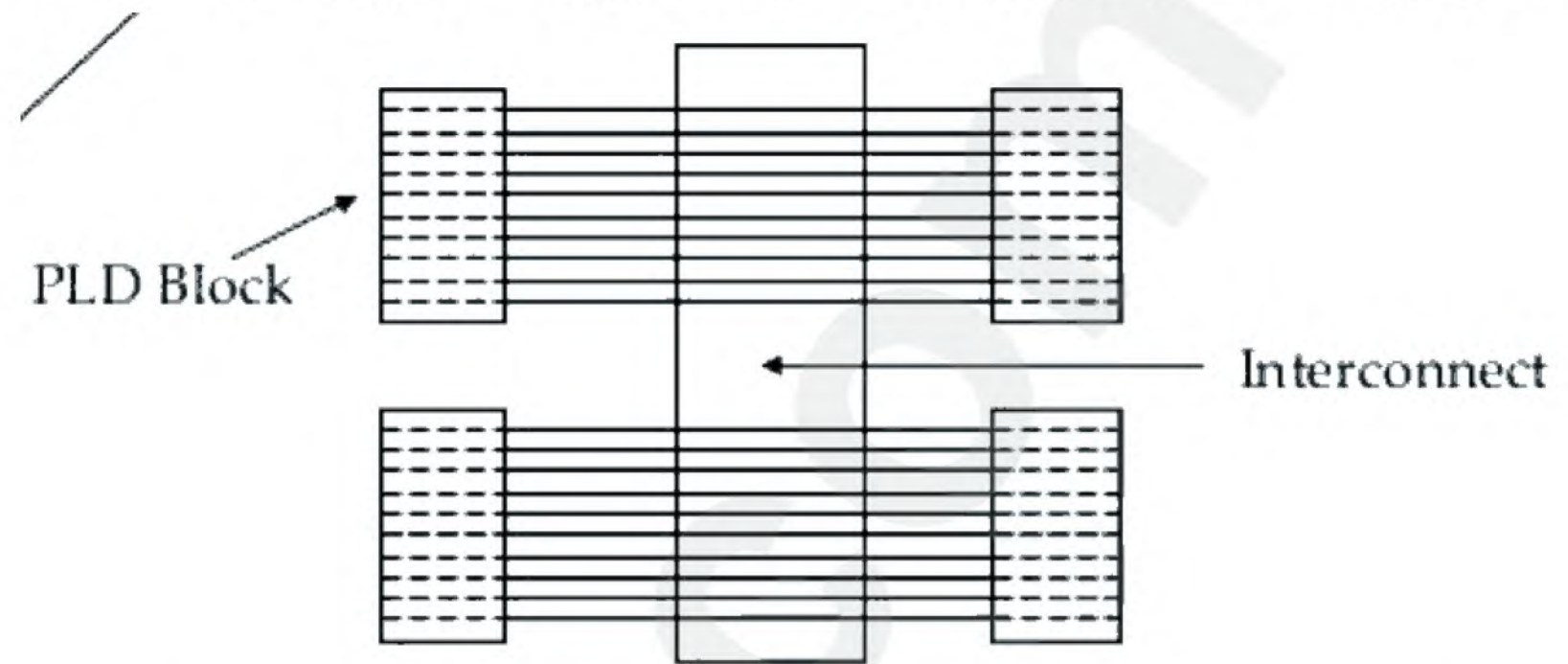
زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

تعداد سوالات : تستی : ۲۰ تشریحی : ۵

عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

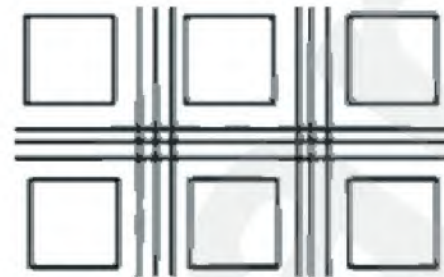
رشته تحصیلی/ کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۸- شکل زیر، کدام نوع آرایش بلوک های منطقی برنامه پذیر را در داخل FPGAها نمایش می دهد.



۱. آرایه متقارن ۲. ساختار سطری ۳. PLD سلسله مراتبی ۴. انبوه دروازه ها

۹- کدام نوع سازماندهی بلوک های منطقی FPGA در شکل زیر نشان داده شده است؟



۱. ساختار سطری ۲. آرایه متقارن ۳. انبوه دروازه ها ۴. ساختار متقاطع

۱۰- کدام سطح، بالاترین سطح انتزاع است؟

۱. سیستم ۲. منطقی ۳. ریز معماری ۴. معماری

۱۱- مقدار کدام یک از موارد زیر، با عبارت $8\#35\#$ برابر است

۱. $2\#11110\#$ ۲. $16\#1D\#$ ۳. 24 ۴. گزینه های 1 و 2

۱۲- تعریف نوع زیر را در نظر بگیرید:

(type levels is (low,high,dontcare,highZ

مقدار بازگشتی حاصل از فراخوانی levels'high چیست ؟

۱. low ۲. high ۳. dontcare ۴. highZ

۱۳- کدام عبارت درباره PAL و PLA صحیح است؟

۱. در PLA هر دو طبقه AND و OR و در PAL فقط طبقه AND قابل برنامه ریزی است.
۲. در PLA فقط طبقه AND و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است.
۳. در PLA فقط طبقه AND و در PAL فقط طبقه OR قابل برنامه ریزی است.
۴. در PLA فقط طبقه OR و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است.

سری سوال : ۱ یک

زمان آزمون (دقیقه) : تستی : ۶۰ تشریحی : ۶۰

تعداد سوالات : تستی : ۲۰ تشریحی : ۵

عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۴- PSM چیست؟

۱. یک سویچ قابل برنامه ریزی همه سویه
۲. ماتریس سویچ های قابل برنامه ریزی همه سویه
۳. یک سویچ سخت افزاری انتخاب کننده
۴. ماتریس سویچ های سخت افزاری انتخاب کننده

۱۵- با استفاده از کدام دستور مدارات پارامتری ایجاد می شود؟

۱. entity
۲. choice
۳. generic
۴. architecture

۱۶- در کدام ساختار VHDL می توان از قطعه کد زیر استفاده کرد؟

```
if (x>y) then
    ;return x
else
    ;return y
;end if
```

۱. function
۲. process
۳. generic
۴. procedure

۱۷- کدام حافظه فقط یکبار قابل برنامه ریزی است؟

۱. PROM
۲. UVROM
۳. EPROM
۴. EEPROM

۱۸- کدام گزینه، به عنوان نام شناسه در VHDL معتبر است؟

۱. AND
۲. gate - input
۳. my-gate1
۴. OR

۱۹- پس از پیاده سازی نمونه اولیه و رفع اشکالات احتمالی، کدام مرحله باید صورت گیرد؟

۱. تولید طرح نهایی
۲. مدلسازی سخت افزاری
۳. بهینه سازی
۴. طراحی خودکار

۲۰- مهمترین عناصر قابل برنامه ریزی CLB ها کدامند؟

۱. LUT ها
۲. مولدهای تابع منطقی و LUT ها
۳. مولدهای تابع منطقی
۴. هیچکدام

سوالات تشریحی

۱- انواع سویچ مبتنی بر SRAM را نام ببرید و با رسم شکل نشان دهید.

۱،۲۰ نمره



تعداد سوالات : تستی : ۲۰ : تشریحی : ۵

زمان آزمون (دقیقه) : تستی : ۶۰ : تشریحی : ۶۰

سری سوال : ۱ : یک

عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱.۲۰ نمره

۲- یک مالتی پلکسر 4 به 1 را بوسیله دستورات انتساب سیگنال انتخابی بنویسید؟

۱.۲۰ نمره

۳- توصیف یک D فلیپ فلاپ با ورودی کلاک را، به زبان VHDL بنویسید.

۱.۲۰ نمره

۴- قسمت Architecture مربوط به خواندن محتوای ROM از فایل را بنویسید.

۱.۲۰ نمره

۵- ابزارهای شبیه ساز و ابزارهای سنتز را توضیح دهید؟

| شماره سوال | وضعیت | وضعیت | وضعیت |
|------------|-------|-------|-------|
| 1 | 2 | 2 | ماده |
| 2 | 4 | 4 | ماده |
| 3 | 3 | 3 | ماده |
| 4 | 4 | 4 | ماده |
| 5 | 4 | 4 | ماده |
| 6 | 4 | 4 | ماده |
| 7 | 2 | 2 | ماده |
| 8 | 3 | 3 | ماده |
| 9 | 2 | 2 | ماده |
| 10 | 1 | 1 | ماده |
| 11 | 2 | 2 | ماده |
| 12 | 4 | 4 | ماده |
| 13 | 1 | 1 | ماده |
| 14 | 2 | 2 | ماده |
| 15 | 3 | 3 | ماده |
| 16 | 1 | 1 | ماده |
| 17 | 1 | 1 | ماده |
| 18 | 3 | 3 | ماده |
| 19 | 1 | 1 | ماده |
| 20 | 2 | 2 | ماده |

! با دوره های شب امتحانی پیام نور، شب امتحانی پاس بشید!



تعداد سوالات : تستی : ۲۰ : تشریحی : ۵

زمان آزمون (دقیقه) : تستی : ۶۰ : تشریحی : ۶۰

سری سوال : یک ۱

عنوان درس : طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس : مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

- | | |
|-----------|-----------------------------------------------|
| ۱.۲۰ نمره | ۱- فصل ۳ صفحه ۶۹ |
| ۱.۲۰ نمره | ۲- فصل ۴ صفحه ۱۵۵ |
| ۱.۲۰ نمره | ۳- ص ۱۹۴ |
| ۱.۲۰ نمره | ۴- فصل ۴ صفحه ۱۷۲ |
| ۱.۲۰ نمره | ۵- پاسخ در صفحه ۲۴ و ۲۵ از فصل اول منبع درسی. |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

۱- کدام گزینه جزء دسته بندی کلی مدارات کد پذیر نمی باشد؟

۱. FPGA .۱ ۲. PLD .۲ ۳. PROM .۳ ۴. PAL .۴

۲- در مورد سوئیچ های مبتنی بر SRAM، توضیح زیر بیانگر کدام نوع است؟

"دو ترانزیستور که با یک سلول ولی به طور معکوس، کنترل می شوند و امکان اتصال یکی از دو رشته سیم را به رشته سیم سوم فراهم می کنند."

۱. نقطه شکست .۱ ۲. انتخاب کننده .۲ ۳. نقطه تقاطع .۳ ۴. همه سویه .۴

۳- تکنولوژی مورد استفاده در EPLD ها چیست؟

۱. تکنولوژی دوقطبی .۱ ۲. CMOS .۲ ۳. TTL .۳ ۴. گیت شناور .۴

۴- تعریف نوع زیر را در نظر بگیرید:

Type levels is (low,high,dontcare,highZ)

۱. low .۱ ۲. high .۲ ۳. dontcare .۳ ۴. highZ .۴

۵- با استفاده از کدام دستور مدارات پارامتری ایجاد می شود؟

۱. architecture .۱ ۲. generic .۲ ۳. choice .۳ ۴. Entity .۴

۶- کدام حافظه فقط یکبار قابل برنامه ریزی است؟

۱. EEPROM .۱ ۲. PROM .۲ ۳. UVROM .۳ ۴. EPROM .۴

۷- کدام گزینه جزء دسته بندی کلی مدارات کد پذیر نمی باشد؟

۱. PAL .۱ ۲. PROM .۲ ۳. PLD .۳ ۴. FPGA .۴

۸- کدام گزینه عبارت زیر را به طور صحیح کامل می کند؟

هر PSE محل تلاقی رشته سیم است که از وارد آن می شود که امکان اتصال هر سیم دلخواه از سیم های ورودی خود را فراهم می کند.

۱. چهار-بالا، پایین، چپ و راست - دو .۱ ۲. دو-بالا، پایین - دو .۲

۲. دو-چپ و راست - دو .۲ ۳. چهار-بالا، پایین، چپ و راست - چهار .۴

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۹- ویژگیهای زیر مرتبط به کدام روش تولید می باشد؟

"تعداد قطعات، حجم سیم کشی زیاد، احتمال خرابی بیشتر"

۱. استفاده از قطعات استاندارد
۲. تمام سفارشی
۳. نیمه سفارشی
۴. استفاده از قطعات برنامه پذیر

۱۰- کدام گزینه بیان غلطی از CLB ارائه می دهد؟

۱. مهمترین عناصر قابل برنامه ریزی CLB ها مولدهای تابع منطقی هستند.
۲. در هر CLB دو مولد به نام های E و F وجود دارد.
۳. یک FPGA از تعداد زیادی CLB تشکیل شده است.
۴. بالارونده یا پایین رونده کار کردن کلاک پالس قابل انتخاب است.

۱۱- کدام گزینه شناسه غیر معتبری در زبان VHDL است؟

۱. X10
۲. gate-input
۳. My_gate1
۴. x_10

۱۲- تابش نور ماوراءبنفش کدام یک از انواع حافظه را پاک می کند؟

۱. NVRAM
۲. EEPROM
۳. PROM
۴. EPROM

۱۳- کدام گزینه جمله زیر را به صورت صحیح کامل می کند؟

هر طرح دیجیتال شامل یک واحد و یک مسیر داده است. مسیر داده شامل واحدهای مانند ثباتها و واحدهای

۱. کنترل- ترکیبی- حافظه
۲. حافظه- کنترل- ترکیبی
۳. کنترل- حافظه- ترکیبی
۴. ترکیبی- کنترل- حافظه

۱۴- باتوجه به عبارت زیر گزینه صحیح را انتخاب کنید.

Variable: a bit_vector:= 101001

a sla 3=?

۱. ۱۰۰۱۱۱
۲. ۰۰۱۱۱۱
۳. ۱۰۰۱۰۰
۴. ۰۱۱۰۱۰

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۵- PAL ترتیبی چیست؟

۱. PAL هایی که طبقه NOT قبل از AND و OR قرار دارد.
۲. PAL هایی که طبقه NOT بعد از AND و OR قرار دارد.
۳. PAL هایی که خروجی ثبت شده دارند.
۴. PAL هایی که فاقد فلیپ فلاپ هستند.

۱۶- رخداد در سیگنال به چه معنی است؟

۱. تغییر شکل موج سیگنال
۲. قطع سیگنال
۳. برقراری یک سیگنال
۴. هر تغییر در مقدار سیگنال

۱۷- کدام دستور لبه بالارونده کلاک را چک می کند؟

۱. CLK' event and CLK='0'
۲. CLK' value and CLK='1'
۳. CLK' event and CLK='1'
۴. CLK' value and CLK='0'

۱۸- PSM چیست؟

۱. یک سوئیچ قابل برنامه ریزی همه سویه
۲. ماتریس سوئیچ های قابل برنامه ریزی همه سویه
۳. یک سوئیچ سخت افزاری انتخاب کننده
۴. ماتریس سوئیچ های سخت افزاری انتخاب کننده

۱۹- در نمودار Y، حرکت از هر دایره بیرونی به دایره داخلی تر را و حرکت در جهت معکوس را گویند.

۱. پالایش-انتزاعی کردن
۲. استخراج-پالایش
۳. تولید-تحلیل
۴. انتزاعی کردن-استخراج

۲۰- توصیف زیر مربوط به کدام سطح انتزاعی در طراحی است؟

«این سطح، گاهی سطح انتقال ثبات یا سطح رفتاری نیز نامیده می شود.»

۱. سطح منطقی
۲. سطح ریزمعماری
۳. سطح سیستم
۴. سطح فیزیکی

۲۱- در زبان VHDL، یک سیستم دیجیتال در بالاترین سطح شامل یک است.

۱. ARCHITECTURE
۲. PORT
۳. ENTITY
۴. BODY

تعداد سوالات: تستی: ۲۵ تشریحی: ۵ زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰ سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۲- در کدام ساختار VHDL می توان از قطعه کد زیر استفاده کرد؟

```
If x>y then
  Return x;
Else
  Return y
Else if;
```

۴ . procedure

۳ . generic

۲ . process

۱ . Function

۲۳- کدام گزینه مقایسه درستی بین FPGA و CPLD انجام می دهد؟

۱. تعداد بلوک ها، فلیپ فلاپ ها و گیت های FPGA بیشتر است.
۲. CPLD برای طراحی مدارات پیچیده تر به کار می رود.
۳. CPLD مبتنی بر RAM است و با هر بار روشن شدن باید دوباره برنامه ریزی شود.
۴. FPGA دارای تاخیر انتشار کمتری است.

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۴- قطعه برنامه زیر توصیف کننده کدام گزینه است؟

$process(I_0, I_1, I_2, sel)$

begin

Case sel is

I_0 ; When "00" => 0<

I_1 ; When "01" => 0<

I_2 ; When "10" => 0<

I_3 ; When "11" => 0<

When others =>

End case;

End process;

۴. دی مالتی پلکسر

۳. دیکدر

۲. مالتی پلکسر

۱. انکدر

۲۵- مفهوم هم رندی در زبان های توصیف سخت افزار چیست؟

۱. تغییر یک سیگنال به سایر سیگنال ها وابسته است.

۲. ایجاد تاخیر برای انتساب مقدار جدید به همه سیگنال ها به یک میزان است.

۳. دستورالعمل های انتساب سیگنال به صورت هم روند اجرا می شود.

۴. ساختار چند سخت افزار توصیف شده مشابه است.

سوالات تشریحی

۱،۰۰۰ نمره

۱- انواع سویچ مبتنی بر SRAM را نام ببرید و با رسم شکل نشان دهید.

۲،۰۰۰ نمره

۲- قالب کلی موارد زیر را بنویسید:

الف) دستور انتساب سیگنال همروند ساده

ب) تعریف مولفه شامل نام مولفه و واسط ها

ج) عملیات خواندن و تشخیص انتهای فایل

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۳- شش مورد از مزایای استفاده از مدارات کدپذیر نسبت به روش طراحی سنتی را به اختصار توضیح دهید. ۱،۰۰۰ نمره

۴- قسمت Architecture مربوط به خواندن محتوای ROM از فایل را بنویسید. ۱،۰۰۰ نمره

۵- برنامه توصیف رفتاری یک شمارنده n بیتی با سر کنترل clear و count و clock را بنویسید. از دستور generic جهت مقداردهی به پارامتر n استفاده نمائید. ۱،۰۰۰ نمره



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | د | عادی |
| 2 | ب | عادی |
| 3 | د | عادی |
| 4 | د | عادی |
| 5 | ب | عادی |
| 6 | ب | عادی |
| 7 | الف | عادی |
| 8 | الف | عادی |
| 9 | الف | عادی |
| 10 | د | عادی |
| 11 | ب | عادی |
| 12 | د | عادی |
| 13 | ج | عادی |
| 14 | ب | عادی |
| 15 | ج | عادی |
| 16 | د | عادی |
| 17 | ج | عادی |
| 18 | ب | عادی |
| 19 | الف | عادی |
| 20 | ب | عادی |
| 21 | ج | عادی |
| 22 | الف | عادی |
| 23 | الف | عادی |
| 24 | ب | عادی |
| 25 | ج | عادی |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

| | |
|------------|--------------------------|
| ۱،۰۰۰ نمره | ۱- فصل ۳ صفحه ۶۹ |
| ۲،۰۰۰ نمره | ۲- فصل ۴ صفحه ۱۵۲ تا ۱۷۲ |
| ۱،۰۰۰ نمره | ۳- فصل ۱ صفحه ۲۷ |
| ۱،۰۰۰ نمره | ۴- فصل ۴ صفحه ۱۷۲ |
| ۱،۰۰۰ نمره | ۵- فصل ۵ صفحه ۲۴۷ |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

استفاده از ماشین حساب مهندسی مجاز است

۱- کدام یک از موارد زیر، صحیح است.

مورد اول: FPGA در مقایسه با MPGA کندتر است.

مورد دوم: FPGA نسبت به MPGA دارای چگالی کمتری است.

مورد سوم: قیمت یک FPGA در مقایسه با یک MPGA با ظرفیت منطقی یکسان، گرانتر است.

۱. فقط مورد اول و دوم ۲. فقط مورد دوم و سوم ۳. فقط مورد اول و سوم ۴. موارد اول و دوم و سوم

۲- در نمودار Y، انتقال طرح از حوزه رفتاری (در هر سطح) به همان سطح از حوزه ساختاری را گویند.

۱. تحلیل ۲. سنتز ۳. تولید ۴. پالایش

۳- در مورد سویچ های مبتنی بر SRAM، توضیح زیر بیانگر کدام نوع است؟

«دو ترانزیستور که با یک سلول ولی بطور معکوس، کنترل می شوند و امکان اتصال یکی از دو رشته سیم را به رشته سیم سوم فراهم می کنند.»

۱. نقطه شکست ۲. نقطه تقاطع ۳. انتخاب کننده ۴. همه سوبه

۴- تکنولوژی مورد استفاده در EPLD ها چیست؟

۱. تکنولوژی دو قطبی ۲. سیماس (CMOS) ۳. شبه TTL ۴. گیت شناور

۵- تکنولوژی اصلی مورد استفاده در ساخت FPGAها کدام موارد است. (تأکید می شود منظور از سؤال، تولیدات تجاری فعلی می باشد)

مورد سوم: SRAM

مورد دوم: آنتی فیوز

مورد اول: فیوز

مورد پنجم: EEPROM

مورد چهارم: EPROM

۱. موارد اول و پنجم ۲. موارد دوم و سوم ۳. موارد دوم و چهارم ۴. موارد اول و سوم

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

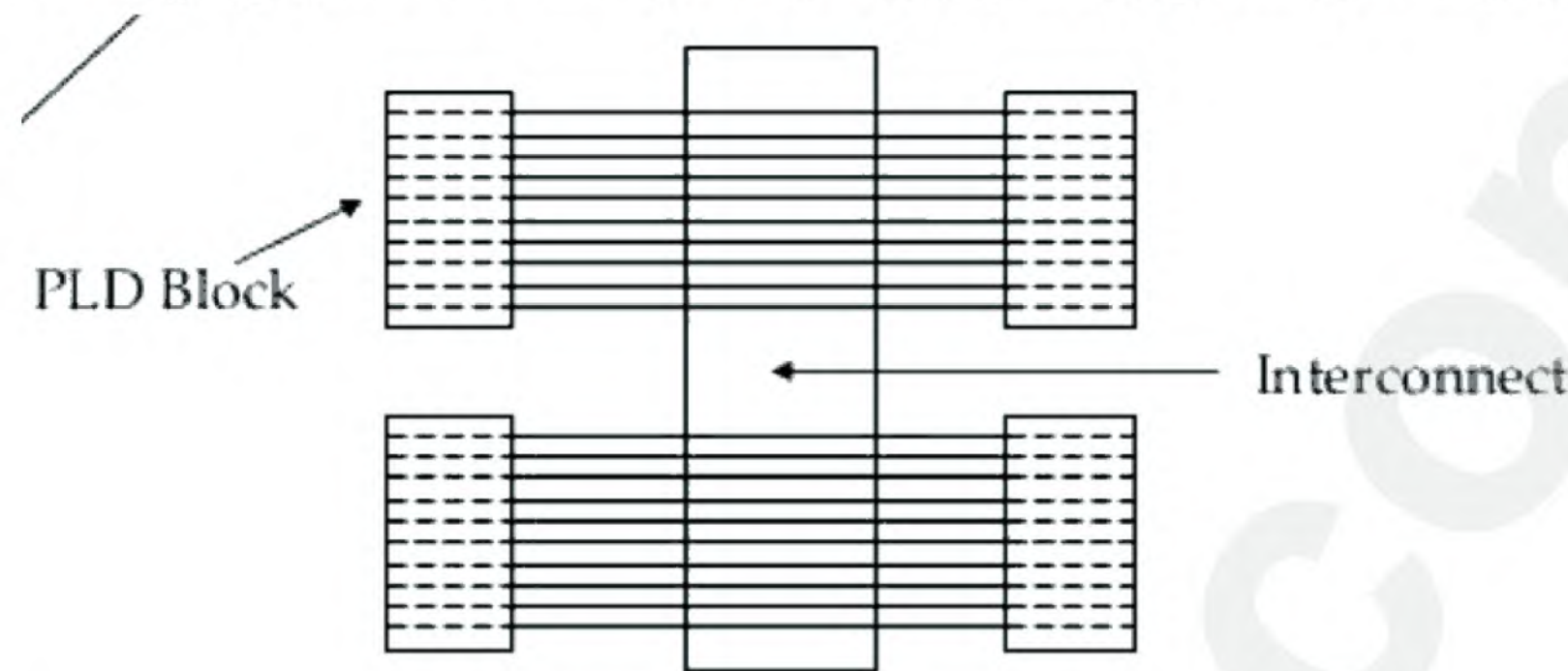
زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۶- شکل زیر، کدام نوع آرایش بلوک های منطقی برنامه پذیر را در داخل FPGAها نمایش می دهد.



۱. آرایه متقارن ۲. ساختار سطری ۳. PLD سلسله مراتبی ۴. انبوه دروازه ها

۷- در Entity، از کلمه رزرو شده برای مشخص کردن ارتباطات بین Entity و دنیای خارج استفاده می شود.

۱. type ۲. mode ۳. port ۴. character

۸- مقدار کدام یک از موارد زیر، با عبارت $8\#35\#$ برابر است

۱. $2\#11110\#$ ۲. $16\#1D\#$ ۳. 24 ۴. گزینه های ۱ و ۲

۹- تعریف زیر را در نظر بگیرید:

type MAT is array (1 to 4 , 1 to 2) of natural;
variable DATA : MAT := ((0,2),(1,3),(4,6),(5,7));

DATA(3,1) به کدام مقدار اشاره دارد؟

۱. ۶ ۲. ۲ ۳. ۴ ۴. ۱

۱۰- تعریف نوع زیر را در نظر بگیرید:

type levels is (low,high,dontcare,highZ);

مقدار بازگشتی حاصل از فراخوانی levels'high چیست ؟

۱. low ۲. high ۳. dontcare ۴. highZ

۱۱- در کدام نوع از حلقه های زیر، باید حداقل یک دستور wait وجود داشته باشد.

مورد اول: loop (basic loop)

مورد دوم: while loop

مورد سوم: for loop

۱. موارد اول و دوم ۲. موارد اول و سوم ۳. موارد دوم و سوم ۴. موارد اول و دوم و سوم



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۲- دستور بیان می کند که هیچ عملی اتفاق نمی افتد.

۱. null ۲. nop ۳. notop ۴. else

۱۳- عملگر شیفت حسابی به چپ با ورودی بیت سمت راست صفر کدام است؟

۱. srl ۲. sll ۳. sla ۴. ror

۱۴- در نرم افزار MAX+PLUS II ، کدام ویرایشگر ابزاری را برای وارد کردن بردارهای تست و مشاهده نتایج شبیه سازی فراهم می کند؟

۱. ویرایشگر شکل موج ۲. ویرایشگر پایه ها ۳. ویرایشگر گرافیکی ۴. ویرایشگر سمبل

۱۵- کدام گزینه درست نیست؟

۱. VHDL یک زبان مبتنی بر رخداد است.

۲. هر تغییر در مقدار یک سیگنال را یک رخداد می نامیم.

۳. ترتیب در نوشتن دستورالعملهای انتساب سیگنال (\leftarrow) مهم است.

۴. یک رخداد در یک سیگنال به سیگنال های دیگر نیز سرایت می کند.

۱۶- در صورتی که پروژه ای آنقدر بزرگ باشد که در یک تراشه جا نشود از کدام بخش کامپایلر برای قراردادن طرح در چند تراشه از یک نوع استفاده می شود؟

۱. assembler ۲. fitter

۳. logic synthesizer ۴. partitioner

۱۷- با استفاده از کدام دستور مدارات پارامتری ایجاد می شود؟

۱. entity ۲. choice ۳. generic ۴. architecture

۱۸- کدام گزینه از مزایای استفاده از مدارات برنامه پذیر نیست؟

۱. سرعت بالا

۲. هزینه پایین

۳. سهولت تست مدار

۴. نیاز به نگهداری کتابخانه تراشه ها

۱۹- کدام حافظه فقط یکبار قابل برنامه ریزی است؟

۱. PROM ۲. UVROM ۳. EPROM ۴. EEPROM

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۰- کدام گزینه در مورد CPLD و SPLD و FPGA درست است؟

۱. CPLD ها در مقایسه با FPGAها بسیار ارزان قیمت هستند.
۲. چگالی SPLD نسبت به CPLD بالاتر است.
۳. CPLD ظرفیت منطقی بسیار بالاتری نسبت به SPLD دارد.
۴. نام دیگر SPLDها، HPLD است.

۲۱- کدام گزینه، به عنوان نام شناسه در VHDL معتبر است؟

۱. AND
۲. gate - input
۳. my-gate1
۴. OR

۲۲- پس از پیاده سازی نمونه اولیه و رفع اشکالات احتمالی، کدام مرحله باید صورت گیرد؟

۱. تولید طرح نهایی
۲. مدلسازی سخت افزاری
۳. بهینه سازی
۴. طراحی خودکار

۲۳- کدام گزینه از حوزه ها و یا دیدگاه های مرتبط با طراحی نمی باشد؟

۱. حوزه رفتاری
۲. حوزه سیستمی
۳. حوزه ساختاری
۴. حوزه فیزیکی

۲۴- کدام گزینه در مورد ترتیب سطوح انتزاع و طراحی درست است؟ (از راست به چپ)

۱. منطقی - فیزیکی - سیستمی - ریز معماری - معماری
۲. فیزیکی - منطقی - ریز معماری - معماری - سیستمی
۳. منطقی - معماری - فیزیکی - ریز معماری - سیستمی
۴. منطقی - فیزیکی - معماری - ریز معماری - سیستمی

۲۵- کدام گزینه در مورد شبیه سازها درست می باشد؟

۱. شبیه سازها یک توصیف تحلیلی به صورت غیرپویا ارائه می کنند.
۲. شبیه سازها قدرت آزمایش و ارزیابی طرح را ندارند.
۳. شبیه سازی در سطوح مختلف می تواند صورت گیرد.
۴. در مقایسه با انواع شبیه سازی، شبیه سازی منطقی از اهمیت کمتری برخوردار است.

سوالات تشریحی

۱،۲۰ نمره

۱- یک مالتی پلکسر 4 به 1 را بوسیله دستورات انتساب سیگنال انتخابی بنویسید؟

۱،۲۰ نمره

۲- الگوی برنامه ریزی PLA برای ایجاد توابع صفر و یک با رسم شکل توضیح دهید؟

۱،۲۰ نمره

۳- توصیف یک D فلیپ فلاپ با ورودی کلاک را، به زبان VHDL بنویسید.



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱.۲۰ نمره

۴- از مزایای استفاده از مدارات برنامه پذیر، هفت مورد را بیان نمائید.

۱.۲۰ نمره

۵- انواع سوئیچ های برنامه پذیر مبتنی بر SRAM را نام برده و دو مورد را به طور کامل توضیح دهید.





| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | د | عادی |
| 2 | ب | عادی |
| 3 | ج | عادی |
| 4 | د | عادی |
| 5 | ب | عادی |
| 6 | ج | عادی |
| 7 | ج | عادی |
| 8 | ب | عادی |
| 9 | ج | عادی |
| 10 | د | عادی |
| 11 | الف | عادی |
| 12 | الف | عادی |
| 13 | ج | عادی |
| 14 | الف | عادی |
| 15 | ج | عادی |
| 16 | د | عادی |
| 17 | ج | عادی |
| 18 | د | عادی |
| 19 | الف | عادی |
| 20 | ج | عادی |
| 21 | ج | عادی |
| 22 | الف | عادی |
| 23 | ب | عادی |
| 24 | ب | عادی |
| 25 | ج | عادی |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱- در نمودار Y، کدام گزینه جزو حوزه های طراحی نیست؟

۱. رفتاری ۲. فیزیکی ۳. ساختاری ۴. فناوری

۲- کدام گزینه، از انواع FPGA بر اساس آرایش بلوکی منطقی برنامه پذیر نیست؟

۱. ساختار مبتنی بر جدول جستجو (LUT) ۲. آرایه متقارن
۳. ساختار سطری ۴. PLD سلسله مراتبی

۳- کدام گزینه، جزء مدارات برنامه پذیر نیست؟

۱. ROM ۲. PLD ۳. PROM ۴. FPGA

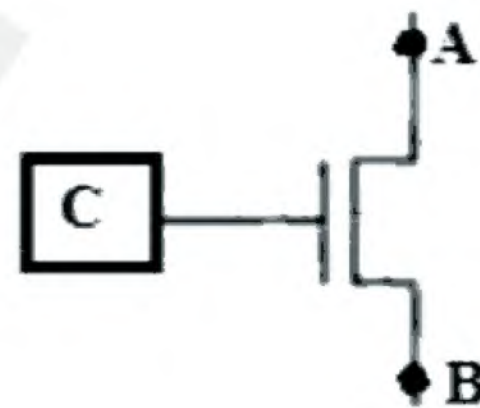
۴- کدامیک از گزینه های زیر، از مزایای استفاده از مدارات برنامه پذیر می باشد؟

۱. هزینه ساخت و نگهداری کمتر ۲. سهولت تست مدار
۳. استفاده مجدد از کتابخانه ها ۴. همه موارد

۵- در مورد یک PAL، اگر یک پین I/O در هیچیک از جملات ضربی ورودی استفاده نشده باشد، کدام عبارت صحیح است؟

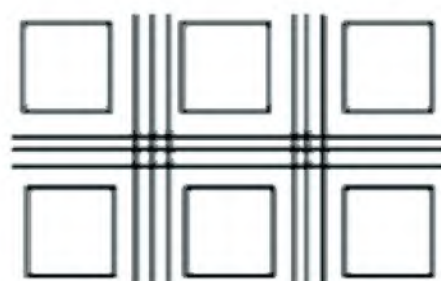
۱. پین I/O صرفا ورودی خواهد بود. ۲. یک بازخورد داریم.
۳. پین I/O صرفا خروجی خواهد بود. ۴. پین I/O بر اساس شرایط، ورودی-خروجی خواهد بود.

۶- شکل زیر کدام نوع سوئیچ را نشان می دهد.



۱. نقطه تقاطع مبتنی بر SRAM ۲. نقطه شکست مبتنی بر SRAM
۳. نقطه تقاطع مبتنی بر فیوز ۴. نقطه شکست مبتنی بر فیوز

۷- کدام نوع سازماندهی بلوک های منطقی FPGA در شکل زیر نشان داده شده است؟



۱. ساختار سطری ۲. آرایه متقارن ۳. انبوه دروازه ها ۴. ساختار متقاطع



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۸- کدام سطح، بالاترین سطح انتزاع است؟

۱. سیستم ۲. منطقی ۳. ریز معماری ۴. معماری

۹- عیب اصلی FPGA در مقابل MPGA کدام است؟

۱. قابلیت برنامه ریزی مجدد
۲. سرعت و چگالی منطقی کمتر
۳. انعطاف پذیری کمتر
۴. نداشتن قابلیت برنامه ریزی توسط کاربر

۱۰- در طرح های متوسط و پیچیده، بهترین روش برای ساخت نمونه اولیه کدام است؟

۱. استفاده از روش تمام سفارشی ۲. استفاده از روش نیمه سفارشی
۳. استفاده از مدارات برنامه پذیر ۴. استفاده از قطعات استاندارد

۱۱- کدام عبارت درباره PAL و PLA صحیح است؟

۱. در PLA هر دو طبقه AND و OR و در PAL فقط طبقه AND قابل برنامه ریزی است.
۲. در PLA فقط طبقه AND و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است.
۳. در PLA فقط طبقه AND و در PAL فقط طبقه OR قابل برنامه ریزی است.
۴. در PLA فقط طبقه OR و در PAL هر دو طبقه AND و OR قابل برنامه ریزی است.

۱۲- کدام گزینه، مقایسه درستی بین FPGA و CPLD را نشان می دهد؟

۱. تعداد بلوک ها، فلیپ فلاپ ها و گیت های FPGA بیشتر است.
۲. CPLD برای طراحی مدارات پیچیده تر به کار می رود. (نسبت به FPGA)
۳. CPLD مبتنی بر RAM است و با هر بار روشن شدن باید دوباره برنامه ریزی شود.
۴. FPGA دارای تأخیر انتشار کمتری است. (نسبت به CPLD)

۱۳- PSM چیست؟

۱. یک سویچ قابل برنامه ریزی همه سویه ۲. ماتریس سویچ های قابل برنامه ریزی همه سویه
۳. یک سویچ سخت افزاری انتخاب کننده ۴. ماتریس سویچ های سخت افزاری انتخاب کننده



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۴- کدام گزینه جمله زیر را به طور صحیح کامل می کند؟

«منطق آرایه ای قابل برنامه ریزی ترتیبی (Sequential PAL- PAL16R8)»

۱. خروجی تثبیت شده ندارد.
۲. وقتی خروجی ها غیرفعال هستند فلیپ فلاپ های داخلی نمی توانند تغییر وضعیت دهند.
۳. خروجی فلیپ فلاپ ها نمی توانند بدون عبور از بافرهای سه حالت وارد آرایه های AND-OR شوند.
۴. یک سری D فلیپ فلاپ دارد که بین طبقه OR و هشت خروجی قرار گرفته است.

۱۵- کدام گزینه جمله زیر را به طور صحیح کامل می کند؟

یک (1) از تعداد زیادی (2) تشکیل شده است و مولدهای تابع منطقی مهمترین عناصر برنامه ریزی (3) هستند.

- | | |
|------------|-------------|
| ۱. CLB | ۲. FPGA |
| ۲. FGA | ۲. CLB |
| ۳. CLB | ۳. CLB |
| ۳. CLB (1) | ۴. FPGA (1) |
| ۲. PGA | ۲. CLB |
| ۳. CLB | ۳. FPGA |

۱۶- کدام گزینه در مورد entity درست است؟

۱. تعریف entity با کلمه رزرو شده entity شروع می شود.
۲. Entity نمی تواند ورودی و خروجی داشته باشد.
۳. ارتباط entity با دنیای خارج به mode آن بستگی دارد.
۴. Generic فیلد اجباری است و می تواند true یا false باشد.

۱۷- مدل زیر برای تعریف چه نوع داده ای به کار می رود؟

Type type_name is (identifier list or character literal);

- | | | | |
|-----------|-----------|-----------|-----------|
| ۱. سیگنال | ۲. فیزیکی | ۳. مجموعه | ۴. شمارشی |
|-----------|-----------|-----------|-----------|



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/ کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۸- در کدام ساختار VHDL می توان از قطعه کد زیر استفاده کرد؟

```
if (x>y) then
    return x;
else
    return y;
end if;
```

۱. function ۲. process ۳. generic ۴. procedure

۱۹- مقدار متغیر " 101011 " A بعد از عمل شیفت 2 sll A چیست؟

۱. 001010 ۲. 101100 ۳. 011010 ۴. 010110

۲۰- در VHDL کدام نوع تأخیر برای مدل کردن تأخیر خطوط سیمی در بردها و المانهای تأخیر در مدارات و تأخیر مسیر سیگنال ها در داخل IC ها استفاده می شود؟

۱. تأخیر لختی ۲. تأخیر انتقال ۳. تأخیر سیگنالینگ ۴. تأخیر ترکیبی

۲۱- در نرم افزار MAX+PLUS II، کدام ویرایشگر ابزاری را برای وارد کردن بردارهای تست و مشاهده نتایج شبیه سازی فراهم می کند؟

۱. ویرایشگر شکل موج ۲. ویرایشگر پایه ۳. ویرایشگر گرافیکی ۴. ویرایشگر سمبل

۲۲- کدام گزینه شناسه غیرمعتبری در زبان VHDL است؟

۱. Gate-input ۲. My_gate ۳. x10 ۴. x _ 10



سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۳- قطعه برنامه زیر توصیف کننده کدام گزینه است؟

```
Process (I0, I1, I2, sel)
begin
Case sel is
When "00" => O < I0;
When "01" => O < I1;
When "10" => O < I2;
When "11" => O < I3;
When others =>
End case;
End process;
```

۱. آنکدر ۲. مالتی پلکسر ۳. دیکدر ۴. دی مالتی پلکسر

۲۴- کدام یک، از تکنولوژی گیت شناور استفاده می کند؟

۱. CMOS PLD ۲. EPLD ۳. GAL ۴. همه موارد

۲۵- مهمترین عناصر قابل برنامه ریزی CLB ها کدامند؟

۱. LUT ها ۲. مولدهای تابع منطقی و LUT ها ۳. مولدهای تابع منطقی ۴. هیچکدام

سوالات تشریحی

۱.۲۰ نمره

۱- در مورد مقایسه FPGA و CPLD چهار مورد را به اختصار توضیح دهید.

۱.۲۰ نمره

۲- قالب کلی موارد زیر را بنویسید:

- الف) دستور انتساب سیگنال همروند ساده
ب) تعریف مولفه (Component) شامل نام مولفه و واسط ها
ج) عملیات خواندن و تشخیص انتهای فایل

۱.۲۰ نمره

۳- با استفاده از زبان توصیف VHDL، یک مدار XOR دو ورودی را به صورت مدل رفتاری توصیف کنید.

سری سوال: ۱ یک

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات، مهندسی کامپیوتر ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱.۲۰ نمره

۴- المان سویچ برنامه پذیر (PSE) چیست؟ با رسم شکل نشان دهید و 4 حالت از حالات اتصالاتی ممکن را رسم کنید.

۱.۲۰ نمره

۵- ابزارهای شبیه ساز و ابزارهای سنتز را توضیح دهید.



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | د | عادی |
| 2 | الف | عادی |
| 3 | الف | عادی |
| 4 | د | عادی |
| 5 | ج | عادی |
| 6 | ب | عادی |
| 7 | ب | عادی |
| 8 | الف | عادی |
| 9 | ب | عادی |
| 10 | ج | عادی |
| 11 | الف | عادی |
| 12 | الف | عادی |
| 13 | ب | عادی |
| 14 | د | عادی |
| 15 | ب | عادی |
| 16 | الف | عادی |
| 17 | د | عادی |
| 18 | الف | عادی |
| 19 | ب | عادی |
| 20 | ب | عادی |
| 21 | الف | عادی |
| 22 | الف | عادی |
| 23 | ب | عادی |
| 24 | ب | عادی |
| 25 | ب | عادی |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱- توصیف زیر، مربوط به کدام شیوه تولید یک سیستم طراحی شده می باشد؟
«معمولاً برای مدارات با تعداد تولید زیاد، مقرون به صرفه است. این روش، هزینه و زمان زیادی می برد و برای ساخت نمونه اول، هزینه فوق العاده ای باید صرف شود.»

۱. استفاده از قطعات استاندارد

۲. تمام سفارشی

۳. روش نیمه سفارشی

۴. استفاده از قطعات برنامه پذیر

۲- انتقال طرح از حوزه رفتاری (در هر سطح) به همان سطح از حوزه ساختاری را و انتقال در جهت معکوس را ...
گویند.....

۱. پالایش - سنتز

۲. سنتز - تولید

۳. تحلیل - انتزاعی کردن

۴. سنتز - تحلیل

۳- در نمودار Y، حرکت از هر دایره بیرونی به دایره داخلی تر را و حرکت در جهت معکوس را

۱. استخراج - پالایش

۲. پالایش - انتزاعی کردن

۳. تولید - تحلیل

۴. انتزاعی کردن - استخراج

۴- توصیف زیر، مربوط به کدام سطح انتزاعی در طراحی است؟

«این سطح، گاهی سطح انتقال ثبات یا سطح رفتاری نیز نامیده می شود.»

۱. سطح منطقی

۲. سطح ریزمعماری

۳. سطح سیستم

۴. سطح فیزیکی

۵- در طراحی خودکار، استفاده از کدام نوع شبیه سازی از اهمیت بیشتری برخوردار است.

۱. شبیه سازی منطقی - شبیه سازی زمانی

۲. شبیه سازی منطقی - شبیه سازی فیزیکی

۳. شبیه سازی فیزیکی - شبیه سازی زمانی

۴. شبیه سازی ترانزیستوری - شبیه سازی منطقی

۶- به طور کلی، به تراشه ای که امکان برنامه ریزی توسط کاربر را داشته باشد، گویند.

۱. سخت افزار

۲. سخت افزار نیمه سفارشی

۳. سخت افزار برنامه پذیر

۴. سخت افزار سفارشی

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۷- کدام گزینه صحیح نیست.

۱. استفاده از تراشه های برنامه پذیر در مرحله ساخت نمونه اولیه هزینه را کاهش می دهد. (اگر طراح، قصد سفارش آی سی با تعداد زیاد داشته باشد).
۲. با داشتن تعدادی تراشه برنامه پذیر، دیگر نیازی به کتابخانه قطعات استاندارد نخواهد بود.
۳. یک برد مدار چاپی که با استفاده از قطعات برنامه پذیر ساخته می شود، سبک و کوچک بوده و ظرفیت عملیاتی بیشتری دارد.
۴. بردهای مدار چاپی که با استفاده از تراشه های استاندارد، طراحی می شوند، امنیت بیشتری در مقابل کپی برداری دارند.

۸- توصیفات زیر، مربوط به کدام گروه از مدارات برنامه پذیر می باشد.

«آنها را می توان یک تراشه برنامه پذیر شامل یک دیکودر و یک آرایه دوبعدی از سلول های حافظه تصور نمود که مناسب ترین انتخاب برای پیاده سازی حافظه در کاربردهای میکروپروسسوری است.»

۱. FPGA .۲ PLD .۳ PROM .۴ CPLD

۹- کدام نوع حافظه با تابش نور ماورای بنفش (UV) به مدت 5 تا 15 دقیقه پاک می شود.

۱. PROM .۲ EPROM .۳ EEPROM .۴ OTP

۱۰- کدام گزینه صحیح است؟

۱. از نظر ظرفیت، CPLD دو برابر FPGA است.
۲. SPLD ظرفیت منطقی بالاتری نسبت به CPLD دارد.
۳. به SPLD ها، HPLD نیز گفته می شود.
۴. PAL، PLA و GAL نام های دیگر CPLD ها هستند.

۱۱- PAL هایی که المان حافظه ندارند، و PAL هایی که خروجی ثبت شده دارند، نامیده می شوند.

۱. PAL ترکیبی - PAL ثابت
۲. PAL ترتیبی - PAL ترکیبی
۳. PAL فشرده - PAL ترکیبی
۴. PAL ترکیبی - PAL ترتیبی

۱۲- کدام پیکربندی منطق آرایه ای عمومی (GAL) از PAL های ترتیبی تقلید می کند.

۱. 16V8C .۲ 16V8S .۳ 16V8R .۴ 8V16S

۱۳- کدام نوع افزاره های منطقی از تکنولوژی گیت شناور استفاده می کنند و امکان پاک شدن پس از برنامه ریزی را دارا هستند؟

۱. CMOS PLD .۲ EPLD .۳ Bipolar PLD .۴ S-GAL

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۴- کدام گزینه صحیح است؟

۱. سرعت بالا، مزیت FPGAها در مقابل MPGAها می باشد.
۲. قابلیت برنامه ریزی مجدد، از مزایای MPGAها نسبت به FPGAها می باشد.
۳. چگالی منطقی یک MPGA در مقایسه با یک FPGA حدود ۸ الی ۱۲ برابر کمتر است.
۴. یک FPGA در مقایسه با یک MPGA با ظرفیت منطقی یکسان، خیلی گرانتر است.

۱۵- تکنولوژی EPROM و EEPROM برای ساخت سوئیچ های برنامه پذیر، بیشتر در کدام نوع از محصولات مورد استفاده قرار می گیرند.

۱. CPLD ها
۲. SPLD ها
۳. FPGA ها
۴. موارد ۱ و ۲

۱۶- توصیف زیر، مربوط به کدام نوع آرایش بلوک های منطقی برنامه پذیر در ساخت FPGAها می باشد.

«در این روش، بلوک های منطقی برنامه پذیر بصورت یک آرایه دوبعدی سازماندهی شده و خطوط اتصال بصورت افقی و عمودی از بین آنها عبور می کند و سوئیچ های برنامه پذیر امکان برقراری اتصال بین خطوط سیمی و بین بلوک ها و خطوط را فراهم می کند.»

۱. ساختار سطری
۲. آرایه متقارن
۳. آرایه نامتقارن
۴. انبوه دروازه ها

۱۷- کدام گزینه درست است.

۱. برخی از FPGAها بطور نامحدودی قابل پیکربندی هستند.
۲. استفاده از FPGA به عنوان جایگزین تعدادی تراشه SSI، اندازه بورد را افزایش می دهد.
۳. هزینه زیاد، عیب اصلی استفاده از FPGA در مقابل روش سنتی ساخت نمونه اولیه می باشد.
۴. مشکل اصلی ساخت ماشین های محاسباتی با استفاده از FPGAها، سرعت پایین آنها (بدلیل عدم پشتیبانی از موازات) است.

۱۸- کدام گزینه صحیح است؟

۱. توصیف ساختاری، سیستم را بر اساس این که چه باید بکند، توصیف می کند.
۲. توصیف ساختاری نسبت به توصیف رفتاری از سطح انتزاعی بالاتری برخوردار است.
۳. توصیف رفتاری، رابطه بین سیگنال های ورودی و خروجی را مشخص می کند.
۴. توصیف ساختاری، ممکن است با عبارت بولی یا انتزاعی تر از آن مانند سطح انتقال ثبات یا بشکل الگوریتمی بیان شود.

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: ۱ یک

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی / کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

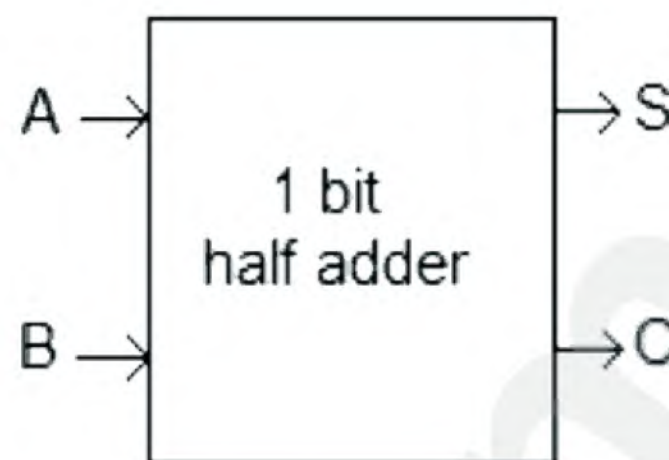
کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۱۹- در زبان VHDL، یک سیستم دیجیتال در بالاترین سطح شامل یک است.

۱. PORT
۲. ENTITY
۳. ARCHITECTURE
۴. BODY

۲۰- فرض کنید بخواهیم یک نیم جمع کننده را به زبان VHDL توصیف کنیم. تعریف Entity آن که بتواند نمودار بلوکی شکل زیر را به درستی توصیف کند، کدام گزینه است.



۱. entity halfadder is
port (A , B : out bit ;
S , C : in bit);
end halfadder;
۲. entity halfadder is
port (A , B : in bit ;
S , C : out bit);
end halfadder;
۳. entity halfadder is
port (A , S : in bit ;
B , C : out bit);
end halfadder;
۴. entity halfadder is
port (A , B : inout bit ;
S , C : outin bit);
end halfadder;

۲۱- انتساب های سیگنال که با انجام می پذیرند، بصورت هم روند اجرا می شوند و ترتیب در نوشتن آنها مهم نیست.

۱. <= ۲. => ۳. =< ۴. >=

۲۲- کدام یک از شناسه های زیر، به عنوان شناسه اصلی در VHDL معتبر نیست.

۱. Myind_1 ۲. Myind_ ۳. gate_input ۴. X10

۲۳- با تعریف زیر، یک نوع آرایه ای با ابعاد ایجاد می شود.

type MyNewType is array(std_ulogic,std_ulogic) of std_logic;

۱. 9×9 ۲. 16×16 ۳. 2×2 ۴. 4×4



تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال
رشته تحصیلی / گد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

۲۴- توصیف زیر، مربوط به کدام دستور در VHDL است.

«با استفاده از این دستور، می توان مدارات پارامتری ایجاد نمود؛ این پارامترها معمولاً می تواند جهت مشخص کردن تأخیرهای زمانی، عرض گذرگاه داده و عرض سیگنالها و موارد دیگر باشد.»

۱. PARAMETERIC ۲. ARCHITECTURE ۳. INTERNAL ۴. GENERIC

۲۵- کدام گزینه در مورد پردازنده ها (Process) در VHDL صحیح است؟

۱. می توان به طور همزمان هم لیست حساسیت داشت و هم دستور wait.

۲. اگر لیست حساسیت وجود نداشته باشد، بایستی از دستور wait استفاده نمود.

۳. می توان هیچ کدام از لیست حساسیت ها و دستور wait را نداشت.

۴. پردازنده، یک ساختار اساسی در مدلسازی ساختاری است.

سوالات تشریحی

- ۱- مزایای استفاده از مدارات برنامه پذیر را عنوان کنید. (ذکر حداقل 6 مورد الزامی است). ۱،۲۰ نمره
- ۲- منطق آرایه ای عمومی (GAL) را به طور کامل توضیح دهید. ۱،۲۰ نمره
- ۳- انواع سوئیچ های برنامه پذیر مبتنی بر SRAM را نام برده و دو مورد را به طور کامل توضیح دهید. ۱،۲۰ نمره
- ۴- تاخیر دلتا چیست و برای چه منظوری مورد استفاده قرار می گیرد. به طور کامل توضیح دهید. ۱،۲۰ نمره
- ۵- برنامه ای برای خواندن محتوای ROM از یک فایل به زبان VHDL بنویسید. ۱،۲۰ نمره



| شماره سوال | پاسخ صحیح | وضعیت کلید |
|------------|-----------|------------|
| 1 | ب | عادی |
| 2 | د | عادی |
| 3 | ب | عادی |
| 4 | ب | عادی |
| 5 | الف | عادی |
| 6 | ج | عادی |
| 7 | د | عادی |
| 8 | ج | عادی |
| 9 | ب | عادی |
| 10 | الف | عادی |
| 11 | د | عادی |
| 12 | ج | عادی |
| 13 | ب | عادی |
| 14 | د | عادی |
| 15 | د | عادی |
| 16 | ب | عادی |
| 17 | الف | عادی |
| 18 | ج | عادی |
| 19 | ب | عادی |
| 20 | ب | عادی |
| 21 | الف | عادی |
| 22 | ب | عادی |
| 23 | الف | عادی |
| 24 | د | عادی |
| 25 | ب | عادی |

تعداد سوالات: تستی: ۲۵ تشریحی: ۵

زمان آزمون (دقیقه): تستی: ۶۰ تشریحی: ۶۰

سری سوال: یک ۱

عنوان درس: طراحی خودکار مدارهای دیجیتال، طراحی سیستم های دیجیتال برنامه پذیر، طراحی کامپیوتری سیستمهای دیجیتال

رشته تحصیلی/کد درس: مهندسی کامپیوتر (سخت افزار) ۱۱۱۵۲۱۳ - مهندسی کامپیوتر، مهندسی رباتیک، مهندسی کامپیوتر گرایش نرم افزار، مهندسی

کامپیوتر گرایش معماری سیستم های کامپیوتری، مهندسی کامپیوتر گرایش رایانش امن، مهندسی کامپیوتر گرایش فناوری

اطلاعات ۱۳۲۲۰۱۷ - مهندسی کامپیوتر ۱۳۲۲۰۹۸

سوالات تشریحی

۱- پاسخ در صفحات 27 الی 29 از فصل اول منبع درسی.

۲- پاسخ در صفحه 46 از فصل دوم منبع درسی.

۳- پاسخ در صفحه 68 از فصل 3 منبع درسی.

۴- پاسخ در صفحه 162 از فصل 4 منبع درسی.

۵- پاسخ در صفحه 172 و 173 از فصل 4 منبع درسی.

۱.۲۰ نمره

۱.۲۰ نمره

۱.۲۰ نمره

۱.۲۰ نمره

۱.۲۰ نمره